

Resin-sealing semiconductor device, the manufacturing method and the lead frame thereof

Publication number: TW428295 (B)

Publication date: 2001-04-01

Inventor(s): MINAMIO MASANORI [JP]; TAKEMURA KUNIKAZU [JP];
YAMADA YUICHIRO [JP]; ITO FUMITO [JP]; MATSUO
TAKAHIRO [JP] +

Applicant(s): MATSUSHITA ELECTRONICS CORP [JP] +

Classification:

- **international:** **H01L21/56; H01L23/31; H01L23/495; H01L21/02; H01L23/28;**
H01L23/48; (IPC1-7): H01L23/50

- **European:** H01L21/56M; H01L23/31H; H01L23/495A

Application number: TW19990119156 19991103

Priority number(s): JP19990046040 19990224; JP19990095185 19990401

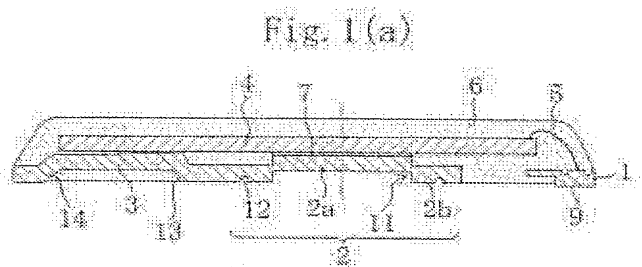
Also published as:

 EP1032037 (A2)
 EP1032037 (A3)
 EP1032037 (B1)
 US6208020 (B1)
 DE69932268 (T2)

more >>

Abstract of TW 428295 (B)

The present invention provides a resin-sealing semiconductor device which comprises a QFN (quad flat non-leaded) structure with external terminals protruding downward as the QFN packaging (hereinafter referred to power QFN) for power components with excellent heat dissipation and highly selective chip dimensions. The power QFN comprises: the lead for signaling 1; a chip pad 2; a hanging lead 3; DB paste 7 for bonding with chip that those members are packaged by packaging resin 6. The lower portion of the signaling lead 1 is more protruded downward than the packaging resin 6 and playing as the external electrode 9. The hanging lead 3 is configured with two curved portions 13, 14 in order to absorb the deformation. Because the chip pad 2 is formed with half-sectioned portion 11 with the central portion 2a higher than the periphery 2b so as to prevent the mutual interference between the semiconductor chip 4 and the hanging lead 3. Therefore, the invention can not only freely choose the dimension of the semiconductor chip 4 but also improve the moisture resistance.



6

公告本

申請日期	88. 11. 3
案 號	8811 P156
類 別	H01L ²³ / ₆₀

A4
C4
428295

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	樹脂密封型半導體裝置，其製造方法及引線框
	英 文	“樹脂封止型半導體裝置，その製造方法及びリードフレーム”
二、發明 創作人	姓 名	1.南尾 匡紀 2.竹村 邦和 3.山田 雄一郎 4.伊藤 史人 5.松尾 隆廣
	國 籍	1.2.3.4.5. 均日本
三、申請人	住、居所	1.日本國大阪府東大阪市上四條町23-8 2.日本國大阪府三島郡島本町水無瀬2-8-1-304 3.日本國京都府京都市伏見區羽束師志水町138-8-B101 4.日本國大阪府茨木市真砂1-12-31 5.日本國大阪府枚方市中宮東之町3-18
	姓 名 (名稱)	日商松下電子工業股份有限公司
代 表 人 姓 名	國 籍	日本
	住、居所 (事務所)	日本國大阪府高槻市幸町1番1號

裝 訂 線

經濟部智慧財產局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區)	申請專利，申請日期：	案號：	<input type="checkbox"/> 有	<input type="checkbox"/> 無主張優先權
日本	1999年02月24日	特願平11-046040	<input checked="" type="checkbox"/> 有	<input type="checkbox"/> 無主張優先權
日本	1999年04月01日	特願平11-095185	<input checked="" type="checkbox"/> 有	<input type="checkbox"/> 無主張優先權

有關微生物已寄存於： _____，寄存日期： _____，寄存號碼： _____

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 綵

經濟部智慧財產局員工消費合作社印製

四、中文發明摘要(發明之名稱: 樹脂密封型半導體裝置, 其製造方法及引線框)

本發明提供一種樹脂封裝型半導體裝置, 具有外部端子往下突出之 QFN(quad flat non-leaded: 方形扁平無導線)構造, 其能用作放熱性良好且晶片尺寸的選擇性高之功率元件用 QFN 封裝體(以下稱, 功率 QFN)。

功率 QFN 具備: 信號用導線 1; 晶片墊 2; 吊持導線 3; 以及晶片結合用之 DB 糊劑 7, 此等構件皆係由封裝樹脂 6 所密封。信號用導線 1 之下部較封裝樹脂 6 更往下突出並能起外部電極 9 之作用。吊持導線 3 設置有兩處彎曲部 13、14, 以使能吸收形變。因於晶片墊 2 中形成半切斷部 11, 其中央部 2a 係設成較周邊部 2b 為上方, 故可避免半導體晶片 4 與吊持導線 3 間之相互干涉。因此, 不僅可自由選擇半導體晶片 4 之尺寸, 亦可提昇耐濕性。

英文發明摘要(發明之名稱: “樹脂封止型半導體裝置, 其製造方法及引線框”)

【課題】 外部端子が下方に突出した QFN 構造を有し、かつ良好な放熱性を維持しつつチップサイズの選択の自由度の高いパワー QFN として機能する樹脂封止型半導体装置を提供する。

【解決手段】 パワー QFN は、信号用リード 1 と、ダイパッド 2 と、吊りリード 3 と、ダイボンド用の DB ベースト 7 とを備えており、これらは封止樹脂 6 内に封止されている。信号用リード 1 の下部は封止樹脂 6 よりも下方に突出して外部電極 9 として機能している。吊りリード 3 には 2 カ所の曲げ部 13, 14 が設けられていて吊りリード 3 が変形吸収機能を付与されている。ダイパッド 2 に半切斷部 11 が形成されて中央部 2a が周辺部 2b よりもアップセットされていることにより、吊りリード 3 との干渉を招くことなく半導体チップ 4 のサイズを自由に選択することが可能になるとともに、耐湿性も向上する。

【選択図】 図 1

五、發明說明(1)

[發明所屬之技術領域]

本發明係有關一種將半導體晶片及導線架以封裝樹脂予以封裝而成之樹脂封裝型半導體裝置，尤其係有關一藉由令晶片墊之背面露出，以使能更有效地令功率元件放熱之裝置之改良。

[習知技術]

近年來，爲了趕上電子機器小型化之趨勢，產生著於電子機器中高密度的安裝半導體元件之要求，隨之，將半導體晶片及導線架以封裝樹脂予以封裝之樹脂封裝型半導體裝置等半導體元件之小型化、薄型化已有某種程度的進展。作爲可達成上述目的之樹脂封裝型半導體裝置之一，大家已知道有所謂的 QFN (quad flat non-leaded) 型封裝體，其中不設往封裝體之側方突出之外導線，而於背面一側設置與母板作電氣連接時所用之外部電極。

此處，特別係要於半導體晶片內安裝功率元件之情況下，必須一方面考慮放熱性，另一方面謀求小型化或薄型化。於是，從前以來，作爲功率元件用之 QFN 封裝體(以下簡稱，功率 QFN)，已採用了不將安裝有半導體晶片之晶片墊之背面以封裝樹脂蓋住而故意的令其露出之背面露出型構造。以下，茲將習知之功率 QFN 之構造及其製造方法說明之。

圖 18 (a) 係習知之功率 QFN 之立體圖，圖 18(b) 係將圖 18(a) 沿 XVIIIb-XVIIIb 線截開後之斷面圖，圖 18(c) 係習知之功率 QFN 之背面圖。

如圖 18(a) 至圖 18(c) 所示，習知之功率 QFN 具備：由信

五、發明說明(2)

號用導線 101、晶片墊 102、可支持該晶片墊 102 之吊持導線 103 所構成之導線架。於晶片墊 102 上由粘合劑 108 接合有內裝有功率元件之半導體晶片 104, 半導體晶片 104 之電極焊墊(圖未示)與信號用導線 101 係由金屬細線 105 作電氣連接。又,除晶片墊 102 底面之部份、半導體晶片 104、信號用導線 101、吊持導線 103 及金屬細線 105,係由封裝樹脂 106 所封裝。根據此一構造,信號用導線 101 之背面不存在封裝樹脂 106 而係露出著,包含該露出面之信號用導線 101 之下部則構成外部電極 101a。

晶片墊 102 之底面 102a 係不由封裝樹脂 106 所覆蓋而露出,以能起放熱板之作用。藉由將該晶片墊 102 與母板之放熱部接觸,以將從高功耗之功率元件所產生之熱量放到外部,如此控制封裝體內之溫度上昇。

又,於習用技術中,在將功率 QFN 安裝於印刷線路板等之安裝基板上時,爲了確保從封裝樹脂 106 背面測定之避離(standoff)高度,於外部電極 101a 上設置由焊料所構成之球頭電極。之所以係要將信號用導線 101 之下部即外部電極 101a 與安裝基板之電極接合時,就需要避離高度之緣故。藉由該球頭電極確保避離高度之後,再將功率 QFN 安裝於安裝基板上。

舉例而言,上述功率 QFN 係按以下之製程所形成。首先,準備具有信號用導線 101、晶片墊 102、吊持導線 103 等之導線架。值得一提的是,於該導線架上,經常設置有壩條(dam bar),以免進行樹脂封裝時之封裝樹脂流出。其次,於

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(3)

所準備的導線架之晶片墊 102 上以粘合劑 108 接合半導體晶片 104。該製程係所謂之晶片接合製程。然後,將接合於晶片墊 102 上之半導體晶片 104 與信號用導線 101,以金屬細線 105 作電氣連接。此一製程係所謂之接線製程。另外,可適當地採用鋁細線、金(Au)線等構成金屬細線 105。

其次,將半導體晶片 104、除晶片墊 102 底面之部份、信號用導線 101、吊持導線 103 及金屬細線 105,以由環氧樹脂所構成之封裝樹脂 106 封裝。此時,將接有半導體晶片 104 之導線架收納於封裝模具內而作傳遞模製(transfer-mold),尤其係以信號用導線 101 之背面接觸於封裝模具之上模具或下模具之狀態,進行樹脂封裝。最後,樹脂封裝完了後,切斷從封裝樹脂 106 中突出之信號用導線 101 的前端部。藉由該切斷製程,切斷後之信號用導線 101 之前端面大致與封裝樹脂 106 之側面對齊。換言之,形成了無以前被用作外部端子之外導線之構造,於信號用導線 101 之下部,即不被封裝樹脂覆蓋而露出之外部電極 101a 之下方,形成了由焊料所構成之球頭電極來作外部端子。又,有時亦形成焊料鍍層來代替焊料球頭。

[發明欲解決之課題]

然而,於上述習知之功率 QFN 中,存在了下述問題。因於半導體裝置之背面處,外部電極 101a 之下面與封裝樹脂 106 之面大致係位於相同之面上,故無法獲得自封裝樹脂 106 而測定之避離高度。為此,必須設置由焊料等所構成之球頭電極,再安裝於安裝基板上,故無法進行有效率之安裝。

五、發明說明(4)

又,於習知之樹脂封裝型半導體裝置之製造方法之樹脂封裝製程中,將接合有半導體晶片之導線架收納於封裝模具內,並以將信號用導線壓到下模具之面上的狀態下密接之,再進行樹脂封裝。但是,儘管如此,仍存在了封裝樹脂還是會繞至信號用導線之背面側,以致於外部電極之表面產生樹脂毛刺(樹脂之溢出部份)之問題。

是以,例如嘗試了以下之方案:於樹脂封裝製程中,於外軌(outer rail)或信號用導線之下面與封裝模具之模具面之間,設置密封帶,令信號用導線之下端部吃入密封帶中,如此狀態下作樹脂封裝,以使信號用導線之下端部從封裝樹脂之下面突出。此時,若主要係因加到外軌及鄰接於外軌之信號用導線之合模壓力而外軌產生形變,該形變會經由吊持導線而涉及晶片墊,以致晶片墊之形變或者位移。為了避免此一不良現象,能想到不形成吊持導線之辦法,可是,若不能確實地支持晶片墊,就會有損失可靠性之虞。

考慮到上述各種問題,最佳者係:於吊持導線之一部份設置彎曲部而形成較其他部份還來得高之立起部,藉此令吊持導線起吸收形變之功能(如彈簧般之功能),以免如加到導線架之外軌之合模壓力所引起的晶片墊之形變一般之不良現象。

然而,若將吊持導線之一部份形成立起部而令其發揮吸收形變之功能,雖對尺寸小之半導體晶片沒成爲什麼問題,但,要安裝較大尺寸之半導體晶片時,半導體晶片會與信號用導線之立起部相互干涉。亦即,此構造之導線架不能適

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(5)

應於各種尺寸之晶片。

本發明之目的係在於：提供一種可適應於大尺寸範圍之半導體晶片之樹脂封裝型半導體裝置及其製造方法，同時提供一藉由抑制晶片墊與封裝樹脂間之剝離，可靠性得以提高之樹脂封裝型半導體裝置。

[解決課題之手段]

本發明之導線架係用於樹脂封裝型半導體裝置之製造之導線架，具備：形成在半導體晶片之安裝區域之開口部；包圍上述開口部之外軌；配置於上述開口部內之晶片墊；用以支持上述晶片墊之複數條吊持導線；以及於上述開口部之邊緣與上述外軌連接，並向上述晶片墊延伸之複數條信號用導線。其中，上述各吊持導線之中間區域形成較其他區域為高之立起部，上述晶片墊之中央部係設成較其周圍之周邊部為上方，而成為用以支持上述半導體晶片之區域。

依據該構造，因於吊持導線中設置有立起部，故吊持導線具有形變吸收功能。因此，在使用密封帶進行樹脂封裝以使信號用導線之下部從封裝樹脂中突出時，若使用該導線架，就可防止因加到導線架之外軌之合模壓力所引起的吊持導線之形變而產生晶片墊之位移或形變。並且，因晶片墊之中央部係設成較其周邊部為上方，故即使半導體晶片之尺寸大，也不致半導體晶片與吊持導線之干涉。換言之，可安裝於導線架之半導體晶片之尺寸選擇性得以提高。再者，僅於晶片墊之中央部安裝半導體晶片，故在晶片墊之周邊部與半導體晶片之間又存在了封裝樹脂，結果，半導體晶

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(6)

片能由封裝樹脂確實的支持,能够形成耐濕性高之樹脂封裝型半導體裝置。

於上述導線架中,若藉半切斷部使上述晶片墊之中央部相對上述周邊部作較高之定位,就能在大致不造成晶片墊之形變之情況下,可實現中央部係設於上方之狀態。

於上述導線架中,藉由令上述晶片墊中央部之上面相對上述吊持導線之立起部之最上面作較高之定位,就可容易且確實地避免安裝於晶片墊後之半導體晶片與吊持導線之干涉。

於上述導線架中,藉由於上述晶片墊之中央部與其周圍部之間形成被衝壓之部份,在用該導線架進行樹脂封裝時,就能將封裝樹脂流至中央部之下方,故可應用於晶片墊之中央部與封裝樹脂之粘著性高之樹脂封裝型半導體裝置之製造。

本發明之第 1 樹脂封裝型半導體裝置具備:晶片墊,其中央部係設成較其周圍的周邊部為上方;半導體晶片,其安裝於上述晶片墊之中央部上;複數條吊持導線,其可支持上述晶片墊;複數條信號用導線,其向上述晶片墊延伸;金屬細線,其將上述半導體晶片與上述信號用導線作電氣連接;以及封裝樹脂,其用以封裝上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線,該封裝係在將上述信號用導線之下端面及外方側之側端面作為外部端子露出,並將信號用導線之下部往下方突出之狀態下進行。上述各吊持導線自上述晶片墊延伸至封裝樹脂之側面,同時,各吊持導線之

五、發明說明(7)

中間部份形成有較其他部份為高之立起部。

若依該裝置,藉由如同上述之作用及效果,可希望半導體晶片之選擇性及耐濕性得以提高之樹脂封裝型半導體裝置。

上述第 1 樹脂封裝型半導體裝置中,使上述半導體晶片之底面相對上述吊持導線之最上面作較高之定位為宜。

上述第 1 樹脂封裝型半導體裝置中,可將上述吊持導線之立起部設成以其高度自靠近晶片墊之部份向封裝樹脂之側面降低之狀態傾斜著。

上述第 1 樹脂封裝型半導體裝置中,藉由在上述晶片墊之中央部與周邊部之間形成被衝壓之部份,而將上述封裝樹脂注入於上述晶片墊之中央部之下方,可進一步提昇晶片墊之中央部與封裝樹脂之密接性。

上述第 1 樹脂封裝型半導體裝置中,藉由在上述晶片墊之周邊部之底面形成閉合環形之溝,可獲得封裝樹脂不繞至周邊部之下面之樹脂封裝型半導體裝置。

本發明之第 2 樹脂封裝型半導體裝置具備:晶片墊,其中央部係設成較其周圍的周邊部為上方;半導體晶片,其安裝於上述晶片墊之中央部上;複數條吊持導線,其可支持上述晶片墊;複數條信號用導線,其向上述晶片墊延伸;金屬細線,其將上述半導體晶片與上述信號用導線作電氣連接;以及封裝樹脂,其用以封裝上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線,該封裝係在將上述信號用導線之下端面及外方側之側端面作為外部端子露出,並將信號用導線之下部往下方突出之狀態進行。上述各吊持導線自

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(8)

上述晶片墊延伸至封裝樹脂之側面，同時，各吊持導線之中間部份形成有較其他部份為高之立起部，上述半導體晶片係由上述吊持導線之立起部所支持。

如此一來，也可獲得如同上述第 1 樹脂封裝型半導體裝置一般耐濕性高之樹脂封裝型半導體裝置，同時並能由吊持導線穩定的支持半導體晶片。

又在上述第 2 樹脂封裝型半導體裝置中，在上述晶片墊之周邊部之底面形成閉合環形之溝為宜。

本發明之第 3 樹脂封裝型半導體裝置具備：晶片墊，其中央部係設成較其周圍的周邊部為上方；半導體晶片，其安裝於上述晶片墊之中央部上；複數條吊持導線，其可支持上述晶片墊；複數條信號用導線，其向上述晶片墊延伸；金屬細線，其將上述半導體晶片與上述信號用導線作電氣連接；以及封裝樹脂，其用以封裝上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線，該封裝係在將上述信號用導線之下端面及外方側之側端面作為外部端子露出，並將信號用導線之下部突出於下方之狀態進行。上述晶片墊之上述周邊部之上面與上述半導體晶片之背面之間注入有上述封裝樹脂之一部份。於上述晶片墊之上述周邊部之上面設置有可包圍上述中央部之溝部。

如此一來，於包圍晶片墊的中央部之周邊部的上面與半導體晶片的背面之間存在有間隙。藉由將封裝樹脂填充於該間隙裏，封裝樹脂可密接於周邊部的上面。不過，若裝置之耐濕性劣化，或於裝置內產生熱應力，填充著晶片墊之周

五、發明說明(9)

邊部與半導體晶片之間的間隙之那一部份封裝樹脂會從晶片墊剝離開而該剝離會擴大至較大範圍。相對於此，第3樹脂封裝型半導體裝置中，於會發生封裝樹脂之剝離之上述周邊部之上面，形成有溝部。因此，即使於某一部份發生封裝樹脂與晶片墊間之剝離而該剝離擴大，也可由溝部將該剝離開在其內，能夠阻礙該剝離之再擴大。結果，可高度的維持樹脂封裝型半導體裝置之可靠性。

上述第3樹脂封裝型半導體裝置中，藉由對上述晶片墊進行擠壓加工及半切斷加工，可將其中央部作較高之定位，並使其具有大致圓形之平面形狀。

上述第3樹脂封裝型半導體裝置中，設置複數個上述溝部為宜。

上述第3樹脂封裝型半導體裝置中，上述各吊持導線自上述晶片墊延伸至封裝樹脂之側面，同時，各吊持導線之中間部份形成有較其他部份為高之立起部。

本發明之第1樹脂封裝型半導體裝置之製造方法包含：準備半導體晶片之製程(a)及準備導線架之製程(b)，該導線架具備：形成在上述半導體晶片之安裝區域之開口部；包圍上述開口部之外軌；配置於上述開口部內之晶片墊，其中央部係設成較其周圍之周邊部為上方；用以連接上述晶片墊與外軌之複數條吊持導線，該各吊持導線之中間部形成有較其他部為高之立起部；以及於上述開口部之邊緣與上述外軌連接，並向上述晶片墊延伸之複數條信號用導線。該方法還包含：將上述半導體晶片接合於上述導線架之晶片

五、發明說明 (10)

墊之中央部上之製程(c);藉由連接部件,將上述半導體晶片與上述信號用導線彼此作電氣連接之製程(d);將密封帶設置於上述導線架之背面與封裝模具之間,並將上述導線架及密封帶施加合模壓力的狀態下,由封裝樹脂將上述半導體晶片、晶片墊、連接部件、吊持導線及信號用導線進行封裝之製程(e)。

若依該方法,可獲得對半導體晶片的尺寸之限制得以緩和,樹脂封裝製程中之晶片墊之形變或移動受到抑制,並且,信號用導線之下部從封裝樹脂中突出之構造。

上述第 1 樹脂封裝型半導體裝置之製造方法中,於上述製程(e)中,藉由將上述導線架之外軌與密封帶施加合模壓力,可增大鄰接於外軌之信號用導線之下部從封裝樹脂中之突出量。

上述第 1 樹脂封裝型半導體裝置之製造方法中,於上述製程(b)中,藉由於上述晶片墊之周邊部之底面形成閉合環形之溝,可確實的防止封裝樹脂繞至晶片墊之周邊部之底面。

上述製程(b)中,藉由於上述晶片墊之中央部與周邊部之間形成被衝壓之部分,能於樹脂封裝製程中,將封裝樹脂注入於晶片墊之中央部之下方。

本發明之第 2 樹脂封裝型半導體裝置之製造方法包含:準備具有電極之半導體晶片之製程(a)及準備導線架之製程(b),該導線架具備:形成在上述半導體晶片之安裝區域之開口部;包圍上述開口部之外軌;配置於上述開口部內之晶

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(11)

片墊,其中央部係設成較其周圍之周邊部為上方,並於上述周邊區域之上面形成有溝部;用以支持上述晶片墊之複數條吊持導線;以及複數條信號用導線,其一端係連接於上述外軌,另一端係向上述晶片墊延伸。該方法進一步包含:藉由粘合劑將上述晶片墊之中央部之上面與上述半導體晶片之背面接合,以將半導體晶片安裝於晶片墊上之製程(c);將上述安裝於晶片墊上之半導體晶片之電極與上述導線架之信號用導線以金屬細線作電氣連接之製程(d);將上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線以封裝樹脂進行封裝,使得上述信號用導線之下端面及外方側之側端面作為外部端子露出並令其下部突出於下方之製程(e);將上述信號用導線予以切斷,以使上述信號用導線之前端面與上述封裝樹脂之側面大致齊平,同時,切斷上述吊持導線以將樹脂封裝型半導體裝置自導線架之外軌解開之製程(f)。

若依該方法,能夠防止樹脂從晶片墊之剝離之擴大,故可實現可靠性高之樹脂封裝型半導體裝置。

上述第2樹脂封裝型半導體裝置之製造方法中,於上述製程(b)中,藉由擠壓加工及半切斷加工,使上述晶片墊之中央部相對上述周邊部作較高之定位為宜。

依據該方法,可儘量抑制將晶片墊之中央部相對周邊部作較高之定位時,晶片墊內所發生之應變。

五、發明說明 (12)

[發明之實施形態]

(第 1 實施形態)

於以下之各實施形態中,茲就將本發明應用於內裝有功率元件之功率 QFN 而成之樹脂封裝型半導體裝置說明之。

一 功率 QFN 之構造 —

圖 1 (a)係本發明之第 1 實施形態之功率 QFN 之放大構造圖,係沿圖 1(b)中之 Ia-Ia 線截開後之斷面圖。圖 1(b)係本實施形態之功率 QFN 之平面圖。但是,圖 1(a)中,為更易於瞭解構造,將斷面之縱方向之放大率設為較橫方向之放大率為高。又,圖 1(b)中,封裝樹脂 6 係以透明體表示。

圖 2 係本實施形態之功率 QFN 之背面圖。圖 2 中,封裝樹脂 6 係以不透明體表示。

如圖 1(a)、(b)及圖 2 所示,本實施形態之功率 QFN 具備由導線架分離之以下構件。亦即,用以傳輸包含電源及接地之電氣信號之信號用導線 1、用以安裝半導體晶片 4 之晶片墊 2、用以支持該晶片墊 2 之吊持導線 3。

此處,本實施形態之特徵為:晶片墊 2 之中央部 2a 係藉圓形之半切斷部 11 而被設成較周邊部 2b 為上方;吊持導線 3 中形成兩處彎曲部 13、14,使得吊持導線 3 擁有形變吸收功能。晶片墊 2 之中央部 2a 上以 DB(晶片接合用)糊劑 7 接合有半導體晶片 4,半導體晶片 4 之電極焊墊(未圖示)與信號用導線 1 係由金屬細線 5 彼此電氣連接。

圓形之半切斷部 11 即係:對構成晶片墊 2 之金屬板進行擠壓·衝製加工而中途停止該加工時,於完全衝壓成圓形

五、發明說明 (13)

之前的半切斷狀態下，圓形部份與金屬板間之連接部份。該圓形之半切斷部 11，向其突出之方向施加有擠壓力時，會被斷裂。

另外，不藉晶片墊 2 之半切斷部 11，而藉由半蝕刻 (half-etching) 將中央部 2a 相對周邊部作較高之定位，也是可以的。

信號用導線 1；晶片墊 2；吊持導線 3；半導體晶片 4 以及金屬細線 5，係被封裝於封裝樹脂 6 內。此處，信號用導線 1 之下部及吊持導線 3 之外方端緣之下部係較封裝樹脂 6 之底面突出於下方。該信號用導線 1 之下部能起與母板作電氣連接所用之外部電極 9 (外部端子) 之作用。又，於外部電極 9 之下面不存在於樹脂封裝製程中所產生之樹脂溢出部份 (樹脂之毛刺)。此種無樹脂毛刺且突出於下方之外部電極 9 的構造，係可由下述製造方法容易地實現。

另一方面，晶片墊 2 之周邊部 2b 之底面大致係位於與封裝樹脂 6 之底面相同之平面上，而不被封裝樹脂 6 覆蓋而露出。其結果，晶片墊 2 之周邊部 2b 之底面，係位於較信號用導線 1 及吊持導線 3 之外方端緣之底面為上方，吊持導線 3 係以其高度愈往外方愈降低之狀態傾斜著。又，於晶片墊 2 之周邊部 2b 之底面上，形成有大致正方形之平面形狀的細溝 12，其中只有一個角落部係被倒角以表示 1 號管腳。

以下，茲將本實施形態之功率 QFN 構造之機能及效果說明之。

五、發明說明 (14)

首先,信號用導線 1 之側方不存在外導線,信號用導線 1 之下部係成爲外部電極 9,因此不僅可維持半導體晶片之尺寸,也可謀求功率 QFN 之小型化。並且,因於外部電極 9 之底面不存在樹脂毛刺,故可提高與安裝基板側之電極的接合之可靠性。又,外部電極 9 係由封裝樹脂 6 之底面突出形成,因此,在安裝基板上安裝樹脂封裝型半導體裝置時之外部電極與安裝基板的電極之接合中,可預先確保外部電極 9 之避離高度。是以,可將外部電極 9 直接用作外部端子,而無需如習用般之爲了安裝於安裝基板而在外部電極 9 上另設焊接球頭,在製程數及製造成本上很有利。另外,如下述般,由於設置有細溝 12,故可更確實地防止樹脂毛刺之產生。

再者,吊持導線 3 具有其中間部份(立起部)係由兩處彎曲部 13、14 而往上方舉起之斷面形狀,因此吊持導線 3 具有形變吸收功能,從而,在用密封帶進行樹脂封裝以使信號用導線 1 之下部,即外部電極 9,由封裝樹脂 6 突出時,可防止起因於加到導線架之外軌之合模壓力之吊持導線 3 之形變造成晶片墊 2 之位移或形變。

並且,晶片墊 2 之中央部 2a 係由半切斷部 11 往上舉起。因此,即使半導體晶片 4 有會超出吊持導線 3 之彎曲部 13 之外方之大小時,也可將被安裝在中央部 2a 上之半導體晶片 4 之底面位於較吊持導線 3 之最上面爲上方,並不致半導體晶片 4 與吊持導線 3 的立起部之干涉。換言之,若將吊持導線 3 之一部份形成立起部,吊持導線則擁有形變吸

五、發明說明 (15)

收功能,同時並能提昇半導體晶片 4 之尺寸選擇性。

其結果,半導體晶片 4 之底面不是與晶片墊 2 全體,而是僅與晶片墊 2 之中央部 2a 接觸,因此,裝置之耐濕性得以提高。以下,茲就其理由說明之。圖 18(a)至(c)所示之習用構造中,在將尺寸小之半導體晶片安裝於晶片墊時,半導體晶片與晶片墊之間成爲全面接合之狀態,因而,若自晶片墊 102 與封裝樹脂 106 之間侵入濕氣或水分,則會導致半導體晶片與晶片墊之密接性惡化,或者產生龜裂等耐濕性之惡化。相對於此,如本實施形態一般,半導體晶片 4 僅與晶片墊 2 之中央部 2a 接觸時,即使半導體晶片 4 之尺寸與晶片墊 2 之尺寸同等之小,晶片墊 2 之周邊部 2b 與半導體晶片 4 之間又存在封裝樹脂 6。結果,即使係小尺寸之半導體晶片 4,也可由封裝樹脂 6 確切地支持,而且可防止濕氣或水分自底面侵入。因此,封裝體中不致發生龜裂。

值得一提的是,一看起圖 1 (a)所示之狀態,好像係半導體晶片 4 與吊持導線 3 之一部份接觸,但是半導體晶片 4 與吊持導線 3 係接觸也可、不接觸也可。又,在將局部晶片墊 2 舉起時,將中央部 2a 之上面設成較吊持導線 3 之最上面爲上方,也是可以的。又,在將局部晶片墊 2 舉起時,雖將中央部 2a 之上面位於較吊持導線 3 之最上面爲下方,但將 DB 糊劑 7 之厚度相加時,半導體晶片 4 之底面可位於較吊持導線 3 之最上面爲上方,也是可以的。若半導體晶片 4 與吊持導線 3 之一部份接觸,則有利於提高支持半導體晶片 4 時之穩定性。

五、發明說明 (16)

又,如圖 1(a)所示,根據本實施形態之功率 QFN,即使半導體晶片 4 係在信號用導線 1 之上方與信號用導線 1 重疊,半導體晶片 4 與信號用導線 1 並不干涉。是以,藉由將信號用導線 1 往內方十分延伸形成,就可提高信號用導線 1 與封裝樹脂 6 之密接性。

— 製造方法之說明 —

其次,茲就本實施形態之功率 QFN 之製造方法,佐以圖式說明之。圖 3(a)、(b)及圖 4 至圖 8 係表示本實施形態之功率 QFN 之製造製程之平面圖及斷面圖。

首先,於圖 3(a)所示之製程中,將銅合金板施以蝕刻而圖案化,以形成設置有多個半導體晶片安裝用之開口部 22 的導線架 20。為了簡單,圖 3(a)中,只表示一個開口部。該導線架 20 中,設置有自外軌 21 向開口 22 之內方延伸之信號用導線 1、用以安裝半導體晶片之晶片墊 2 及用以連接晶片墊 2 與外軌 21 並可支持晶片墊 2 之吊持導線 3。該導線架 20 中,不形成在樹脂封裝時,可阻止封裝樹脂流出之連接條 (tie bar)。

另外,在此狀態下,也可或者於導線架 20 上形成鎳 (Ni)、鈦 (Pd)、金 (Au) 等的金屬鍍層,或者於下述圖 3 (b) 所示之製程之後形成金屬鍍層。

其次,於圖 3 (b) 所示之製程中,進行衝壓加工而形成可將導線架 20 之晶片墊 2 區分成中央部 2a 及周邊部 2b 之半切斷部 11。圖 4 (a)、(b) 係表示該衝壓加工順序之斷面圖。首先,準備由具有圓形之開口部的凹模 (die) 31 及具有與該

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (17)

開口部大致相同之圓形橫斷面形狀的凸模 (punch) 32 所構成之切斷用壓模。之後,如圖 4(a)所示,將導線架 20 之晶片墊 2 放在凸模 32 上,自上方令凹模 31 接觸於晶片墊 2 之上面。然後,如圖 4 (b)所示,令凹模 31 下降。此時,凹模 31 及凸模 32 從晶片墊 2 之上下表面吃入晶片墊 2 中,但是,預先使凹模 31 之下降量設成:令凹模 31 下降至剪斷部份之厚度 a 與未剪斷部份之厚度 b 大致相等時為止。換言之,雖然使用切斷用壓模,但是,不完全切斷晶片墊 2 之中央部 2a 而令其保留為半切斷狀態。藉此,可形成較周邊部 2b 為上方之中央部 2a。

值得一提的是,藉由該半切斷加工,相較於普通的彎曲加工,有下述優點:不將晶片墊 2 之各部份造成應變的情況下,可使大範圍之晶片墊 2 之中央部 2a 作較高之定位。

接著,依序或者同時進行為形成吊持導線 3 之彎曲部 13、14 之擠壓加工及為在晶片墊之周邊部 2b 之底面形成細溝 12 之擠壓加工。

於以下之圖 5 至圖 8 中,表示與圖 1(b)所示之 Ia-Ia 線斷面相對應之斷面構造之變化。又,於各圖中,縱方向之放大率係設成較橫方向之放大率為大。

於圖 5 所示之製程中,將半導體晶片 4 放在所準備之導線架之晶片墊 2 的中央部 2a 之上,藉著以環氧樹脂為粘合劑之銀糊劑之類的 DB 糊劑 7,將兩者彼此接合。此製程係所謂之晶片接合製程。

其次,於圖 6 所示之製程中,由金屬細線 5 將半導體晶片

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (18)

4 之電極焊墊 (未圖示) 與信號用導線 1 作電氣連接。該製程係所謂之接線製程。作為金屬細線 5, 可適當地選用鋁細線、金 (Au) 線等等。又, 也可不用金屬細線 5 而用隆起電極 (bump) 等實施半導體晶片 4 與信號用導線 1 之電氣連接。

再其次, 於圖 7 所示之製程中, 若將接合有半導體晶片 4 且貼有密封帶 15 之導線架 20 組裝於封裝模具, 密封帶 15 則存在於導線架 20 及信號用導線 1 之背面側與封裝模具之間。如下所述, 密封帶 15 係由滾筒所供應。另外, 於本實施形態中, 導線架係上下顛倒圖 7 所示之狀態而放在封裝模具裏, 但也可按圖 7 所示之狀態進行組裝。圖 7 表示未加有合模壓力之狀態。

在樹脂封裝製程中, 該密封帶 15 可起到不讓封裝樹脂流出而到達信號用導線 1 之背面側之如屏蔽般之作用, 藉由此一密封帶 15 之存在, 可防在信號用導線 1 之背面形成樹脂毛刺。該密封帶 15 係以聚對-酞酸乙二酯 (polyethylene terephthalate)、聚醯亞胺 (polyimide)、聚碳酸酯 (polycarbonate) 等為主成分之樹脂作為基材之帶體, 只要是在樹脂封裝完成後可容易剝下, 並在樹脂封裝時之高溫環境下具有耐性之樹脂均可使用。本實施形態中, 係使用以聚對-酞酸乙二酯為主成分之帶體, 其厚度為 50 μm 。

值得一提的是, 此處, 該密封帶 15 係密接於導線架 20 之外軌 21、信號用導線 1、吊持導線 3 中除立起部之外的部份、晶片墊 2 之周邊部 2b 之各底面。

五、發明說明 (19)

其次，於圖 8 所示之製程中，將由環氧樹脂所構成之封裝樹脂 6 注入封裝模具內而進行樹脂封裝。此時，為使封裝樹脂 6 不致繞至信號用導線 1 之背面側，而在將合模壓力加到導線架 20 之外軌及密封帶 15 上之狀態下進行樹脂封裝。亦即，將鄰接於外軌之信號用導線 1 之背面側之密封帶 15 面壓到模具面而進行樹脂封裝。因此，合模壓力不直接加到晶片墊 2 上，晶片墊 2 則成為往上舉起之狀態，吊持導線 3 係以愈往外方，其高度愈低之狀態傾斜。

最後，將貼附於信號用導線 1 之背面的密封帶 15 以剝離法除去，形成自封裝樹脂 6 之背面突出之外部電極 9。之後，將信號用導線 1 之前端部切斷，使得信號用導線 1 之前端面與封裝樹脂 6 之側面大致齊平。如此完成圖 1 (a) 所示之功率 QFN。

根據本實施形態之製造方法，因於樹脂封裝製程之前預先將密封帶 15 貼在信號用導線 1 之背面與封裝模具之間，故封裝樹脂 6 不致繞至信號用導線 1 之底面，使得成為外部電極之信號用導線 1 之背面不產生樹脂毛刺。是以，並無如露出信號用導線的底面之習用樹脂封裝型半導體裝置之製造方法般之有以噴水法等除去形成於信號用導線上之樹脂毛刺之必要。具體言之，藉由刪除此一除去樹脂毛刺之麻煩製程，可使樹脂封裝型半導體裝置（功率 QFN）之量產製程中之製程簡單化。又，可解除以前在以噴水法等除去樹脂毛刺之製程中有發生之虞的導線架之鎳（Ni）、鈦（Pd）、金（Au）等的金屬鍍層之剝離現象。因此，於樹脂封

五、發明說明 (20)

裝製程前，可預先鍍好各金屬層。

再者，按以上之製造方法而形成之外部電極 9 係自封裝樹脂 6 之底面突出於下方，因此，無須如習用般之另設焊接球頭，可將外部電極 9 直接用作外部端子。

此外，如圖 8 所示，在樹脂封裝製程中，熔融之封裝樹脂 6 之熱會造成密封帶 15 之軟化及熱收縮，因此信號用導線 1 將會大幅地進入密封帶 15 中，而形成信號用導線 1 之背面與封裝樹脂 6 之背面間的階差。是以，形成信號用導線 1 之背面自封裝樹脂 6 之背面突出之構造，可確保信號用導線 1 之下部的外部電極 9 之避離高度。因此，此突出的外部電極 9 可直接用作外部端子。

又，信號用導線 1 之背面與封裝樹脂 6 之背面間之階差之大小，係可由封裝製程前所貼附之密封帶 15 的厚度所控制。根據本實施形態，由於係使用厚度 50 μm 之密封帶 15，階差之大小，即外部電極 9 之突出量，一般而言是其一半左右，最大係 50 μm 。即，密封帶 15 較信號用導線 1 之背面進入上方的量，係由密封帶 15 之厚度所決定，因此可將外部電極 9 之突出量由密封帶 15 之厚度自動控制，可謀求製造之容易化。為了管理此外部電極 9 之突出量，只要在量產製程中控制密封帶 15 之厚度即可，並無設置其他製程之要，因此，本實施形態之製造方法，係在製程管理之成本上，極為有利之方法。又，有關貼附密封帶 15，可配合所期望之階差之大小，決定其材質之硬度、厚度、及遇熱時之軟化性。

再者，於晶片墊 2 之周邊部 2b 之底面形成有細溝 12，因

五、發明說明(21)

此,藉由樹脂封裝時所熔融之封裝樹脂 6 之注入壓力,晶片墊之周邊部 2b 被往下壓,密封帶 15 則與此細溝 12 之邊緣部嵌合。藉此,可更有效地阻止封裝樹脂 6 之流入。

— 樹脂封裝製程之細節 —

以下,茲將本實施形態之樹脂封裝製程之細節進行說明。

圖 9(a)係用於本實施形態之封裝用模具(上模具)之平面圖,圖 9(b)係表示沿圖 9(a)之 IXb-IXb 線截開之樹脂封裝狀態之斷面圖。圖 10(a)至(c)係概略地說明本實施形態之設有密封帶進給器之樹脂封裝裝置及樹脂封裝過程之立體圖。圖 11 係表示樹脂封裝時之封裝模具內狀態之斷面圖。

如圖 9(a)、(b)所示,用於本實施形態之封裝模具 51 係由上模具 51a 及下模具 51b 所構成。又,在上模具 51a 中,形成有四個抽真空用孔 53 及可連接各抽真空用孔 53 之抽真空用溝 52。又,如圖 10(a)所示,在封裝模具 51 之下模具 51b 中設有兩個半導體元件模製部 60 (形成有其數量與安裝在導線架 20 上之半導體晶片 4 相等的模腔之部份)及用以將封裝樹脂供應至各半導體元件模製部 60 之封裝樹脂流通路 61。

圖 9(a)、(b)中,爲了簡單,只表示一個模腔之構造與設置狀態,但是其他模腔之構造與設置狀態也一樣。首先,茲就一個模腔內之樹脂封裝狀態,佐以圖 9(b)說明之。

首先,將導線架 20 組裝於下模具 51b 之上,使得各半導體晶片 4 收納於下模具 51b 之各模腔內。此時,上模具 51a 之下面與密封帶 15 之上面處於相互接觸之狀態。然後,由

五、發明說明 (22)

上模具 51a 擠壓導線架 20、密封帶 15 及下模具 51b,同時,藉由抽真空裝置(未圖示)經由形成在上模具 51a 中之四個抽真空用孔 53,將密封帶 15 於封裝模具內之四個位置抽真空,以維持均勻拉伸之狀態。若以此狀態進行樹脂封裝製程,可防止因樹脂封裝時之熱收縮所造成之密封帶 15 之皺褶發生。結果,可平坦地形成樹脂封裝型半導體裝置之樹脂背面。

以下,更詳細地說明上述可解除密封帶之皺褶之原理。樹脂封裝時,密封帶 15 因熱之作用而趨於收縮,但是,藉由自抽真空用孔 53 抽成真空,密封帶 15 則可對抗於其收縮作用,而被拉向各抽真空用孔 53 之方向。如此一來,藉由令密封帶 15 處於拉緊狀態,密封帶 15 之收縮可被抑制,皺褶之發生得以防止。因此,在所形成之樹脂封裝型半導體裝置之背面,與密封帶 15 接觸之封裝樹脂 6 之面係平坦者。

與上模具 51a 之抽真空用孔 53 連接之抽真空用溝 52 係,根據密封帶 15 之伸長率而被設定其深度及寬度為宜。

但是,不設抽真空用溝而從各抽真空用孔分別拉伸密封帶,藉此,也可防止密封帶之皺褶發生。

又,抽真空用溝之形狀及數量並不僅限於圖 9 (a) 所示之形狀及數量。例如,也可形成複數列的抽真空用溝。

再者,除圖 9 (b) 所示之構造之外,於上模具 51a 之上面當中位於信號用導線 1 之上方之區域,形成雕刻部,從而,樹脂封裝時,讓密封帶 15 之一部份釋放於此一雕刻部中,也是可以的。藉此,可降低在各信號用導線 1 間之樹脂中易於

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (23)

形成之深溝之深度。

又,作為防止密封帶 15 之皺褶之方法,並不僅受限於形成抽真空用溝之方法。在上模具及下模具上分別形成可相互嵌合之凹部及凸部,在將合模壓力加到上模具與下模具時,凹部與凸部彼此嵌合,如此也可將張力施加至密封帶。並且,在封裝模具中設置夾緊件,而藉由此一夾緊件將張力施加至密封帶,也是可以的。

其次,茲將密封帶 15 之進給方法及樹脂封裝之全製程,佐以圖 10(a)、(b)及圖 11 說明之。

如圖 10 (a)所示,本實施形態之樹脂封裝裝置帶有密封帶進給器,其可在將退繞滾筒 56a 與捲繞滾筒 56b 之間施加一定張力之狀態下,連續地進行密封帶 15 之退繞及捲繞。

如圖 10 (b)所示,將安裝有多個半導體晶片之導線架 20 放入下模具 51b 後,於下模具 51b 之封裝樹脂供給部導入樹脂片劑 62。

接著,如圖 11 所示,將封裝模具 51 之上模具 51a 及下模具 51b 夾緊在一起,由活塞 58 將熔融之封裝樹脂自下方注射於各半導體元件模製部 60 中,如此,於各模腔內注射成形樹脂封裝型半導體裝置 55 (功率 QFN)。注射成形完了後,打開下模具 51b。

此時,與下模具 51b 打開之同時,密封帶 15 係自圖 10 (c) 所示之殘留樹脂 (resin culls) 63 及樹脂封裝型半導體裝置 55 剝離開。又,密封帶 15 當中,已經用於此一樹脂封裝製程之部份係由捲繞滾筒 56b 所捲繞;將用於下一樹脂封裝

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (24)

製程之部份係由退繞滾筒 56a 所進給。那一期間,殘留樹脂 63 及樹脂封裝型半導體裝置 55 係被從下模具 51b 中取出。

依據本實施形態,藉由在退繞滾筒 56a 與捲繞滾筒 56b 之間連續地供給密封帶 15,可迅速地進行用密封帶之樹脂封裝製程,生產效率得以提高。又,藉由將退繞滾筒 56a 及捲繞滾筒 56b 施加旋轉力,也可將密封帶 15 施加適當的張力,故可進一步有效地抑制樹脂封裝製程中之密封帶 15 之皺褶發生。

值得一提的是,於本實施形態中,係在將導線架 20 組裝於模具之後,再將密封帶 15 供應至封裝模具而密接於導線架 20 上,但並不僅限於如此之滾筒進給方式,也可在樹脂封裝製程之前,預先將密封帶 15 貼附於導線架之信號用導線 1 之下表面。

(第 2 實施形態)

其次,茲就本發明之第 2 實施形態說明之。根據上述第 1 實施形態,如圖 2 所示,將晶片墊 2 之中央部(晶片支持部)設成上方之構造中,中央部 2a 之下方不存在封裝樹脂 6,只成爲一個凹部。但,根據本實施形態,晶片墊之中央部(晶片支持部)之下方也注入有封裝樹脂。

圖 12(a)、(b)係用以形成本實施形態之功率 QFN 之導線架之平面圖及樹脂封裝後之功率 QFN 之背面圖。

如圖 12 (a)所示,晶片墊 2 中除了周邊部 2b 以外之部份係可分爲:被設於上方之正方形之中央部 2a; 可彼此連接

五、發明說明 (25)

中央部 2a 與周邊部 2b 之四條連接部 2c; 被衝孔之空間, 即衝孔部 2d。此處, 藉由於連接部 2c 中形成兩處彎曲部 35、36, 以使中央部 2a 設成較周邊部 2b 為上方。

但是, 亦可將連接部 2c 中之一處施以與上述第 1 實施形態同樣之半切斷加工而將中央部 2a 設於上方。

又, 根據上述第 1 實施形態, 晶片墊 2 之周邊部 2b 之底面只形成一條細溝 12, 但於本實施形態中, 係設置有於周邊部 2b 之底面上描繪著閉合環形之複數條細溝 12a、12b。此係封裝樹脂不僅由晶片墊 2 之周邊部 2b 之外方側, 也會由其內方側流入之緣故。

此處, 省略不作本實施形態之製造製程之說明, 因為基本上可將上述第 1 實施形態之製造製程不改變地應用於本實施形態中。亦即, 不僅係在晶片墊上安裝半導體晶片之晶片接合製程、連接金屬細線之接線製程, 樹脂封裝製程也同樣地實施。具體言之, 密封帶係同樣地貼附於導線架與封裝模具之間, 又, 為解除密封帶之皺褶而同樣地用滾筒供給密封帶。

如圖 12 (b) 所示, 使用本實施形態之導線架, 並在周邊部 2b 之底面與封裝模具之間貼附著密封帶而進行樹脂封裝之結果所得到之功率 QFN 之背面處, 封裝樹脂 6 也繞至晶片墊 2 之中央部 2a 之下方。

依據本實施形態之功率 QFN, 若設置如此之衝孔部 2d, 於樹脂封裝製程中, 封裝樹脂 6 會從晶片墊 2 之周圍通過衝孔部 2d 而流至中央部 2a 之下方。是以, 也可將封裝樹脂 6

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (26)

注入於晶片墊 2 之中央部 2a 之下方,故封裝樹脂 6 與晶片墊 2 之密接性得以提高,因而,可謀求提高包含耐濕性之功率 QFN 之可靠性。

(第 3 實施形態)

其次,茲將本發明之第 3 實施形態之樹脂封裝型半導體裝置(功率 QFN)說明之。圖 13 (a)係用於本實施形態之功率 QFN 之導線架之平面圖,圖 13 (b)係沿 XIIIb-XIIIb 線之斷面圖,圖 13 (c)係沿 XIIIc-XIIIc 線之斷面圖。圖 14 係本實施形態之導線架之立體圖。

如圖 13(a)至(c)及圖 14 所示,本實施形態之導線架之晶片墊 40 係可分為:正方形之中央部 41(晶片支持部);設置於四個角部之圓形之角落部 42;可直接連接於角落部 42 之四個邊部 43;可彼此連接中央部 41 與各邊部 43 之四個連接部 44;被衝孔之四個衝孔部 45。此處,中央部 41、邊部 43 及連接部 44 係設成較四個角落部 42 為上方。吊持導線 3 具有其中間部份係藉由兩處彎曲部 13、14 而往上方舉起之斷面形狀,此一點係與第 1 實施形態之導線架之構造一樣。

此處,省略不作本實施形態之製造製程之說明,因為基本上可將上述第 1 實施形態之製造製程不改變地應用於本實施形態中。亦即,不僅係在晶片墊上安裝半導體晶片之晶片接合製程、連接金屬細線之接線製程,樹脂封裝製程也同樣地實施。具體言之,密封帶係同樣地貼附於導線架與封裝模具之間,又,為解除密封帶之皺褶而同樣地用滾筒供

五、發明說明(27)

給密封帶。

值得一提的是,根據本實施形態,因接觸於密封帶之角落部 42 之面積小,故不如上述第 1 及第 2 實施形態般之形成細溝,也可確實地防止封裝樹脂繞至角落部 42 之下方。

圖 15 係使用本實施形態之導線架,並在角落部 42 之底面與封裝模具之間貼附密封帶之狀態下進行樹脂封裝之結果所獲得之功率 QFN 之背面圖。如同圖所示,於本實施形態之功率 QFN 之背面處,只有外部電極 9、吊持導線 3 之外方端緣及晶片墊 40 之角落部 42 係未被封裝樹脂 6 所覆蓋而露出。亦即,晶片墊 40 之中央部 41 之下方也注入有封裝樹脂 6。又,根據本實施形態之功率 QFN 之製造製程,在將半導體晶片安裝於晶片墊上之晶片接合製程中,半導體晶片係只由晶片墊之中央部 41 所支持。之所以係因形成有衝孔部 45, DB 糊劑之擴大得以阻止之緣故。又,半導體晶片係由存在於衝孔部 45 下方之封裝樹脂而被可靠地支持。如此,由於晶片墊 40 與半導體晶片之接觸面積小,故可如上述般之抑制樹脂封裝型半導體裝置之耐濕性之惡化。

依據本實施形態之功率 QFN,在晶片墊 40 之一部份形成衝孔部 45。藉此,樹脂封裝時,封裝樹脂 6 可通過衝孔部 45 而流入中央部 41(晶片支持部)之下方,故中央部 41 之下方區域可由封裝樹脂所填充,因而,可獲得與上述第 2 實施形態同樣的效果。

五、發明說明(28)

(第4實施形態)

其次,茲將本發明之第4實施形態之樹脂封裝型半導體裝置(功率QFN)說明之。圖16係本實施形態之功率QFN之斷面圖,其表示以圖1(b)中之Ia-Ia線截開之斷面形狀。

用於本實施形態之功率QFN之導線架中,晶片墊2中不形成半切斷部。是以,晶片墊2全體係形成為平坦,於晶片墊2中不存在舉起之部份。又,吊持導線3中形成有兩處彎曲部13、14,吊持導線3之中間部則成為較其端部為高之立起部。半導體晶片4係由吊持導線3之立起部所支持。此外,藉由在半導體晶片4與晶片墊2間塗敷厚的DB糊劑7,以將半導體晶片4與晶片墊2接合在一起。其他部份的構造係與上述第1實施形態之功率QFN中之各部之構造相同。

此處,省略不作本實施形態之製造製程之說明,因為基本上可將上述第1實施形態之製造製程不改變地應用於本實施形態中。亦即,不僅係在晶片墊上安裝半導體晶片之晶片接合製程、連接金屬細線之接線製程,樹脂封裝製程也同樣地實施。具體言之,密封帶係同樣地貼附於導線架與封裝模具之間,又,為解除密封帶之皺褶而同樣地用滾筒供給密封帶。

依據本實施形態之功率QFN,在晶片接合製程中,半導體晶片4之重力不加到DB糊劑7上,因此,藉著DB糊劑7之表面張力,在晶片墊2上DB糊劑7幾乎不擴展。因此,可令介以DB糊劑7接觸之半導體晶片4與晶片墊2之面

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明 (29)

積小,藉由上述作用及結果,可良好地保持功率 QFN 之耐濕性。又,半導體晶片 4 係由吊持導線 3 所支持,因此,可更加穩定地支持晶片。

(第 5 實施形態)

以下,茲就本發明之第 5 實施形態之樹脂封裝型半導體裝置(功率 QFN)說明之。圖 17(a)係本實施形態之功率 QFN 之放大構造圖,係沿圖 17(b)中之 XVIIa-XVIIa' 線截開後之斷面圖。圖 17(a)表示局部打開封裝體之狀態,以明確地表示內部構成。圖 17(b)係本實施形態之功率 QFN 之平面圖。但是,圖 17(a)中,為更易於瞭解構造,將斷面之縱方向之放大率設為較橫方向之放大率為高。又,圖 17(b)中,封裝樹脂 6 係以透明體表示,使得易於看到內部構造。

本實施形態之樹脂封裝型半導體裝置係使用一種導線架所形成,該導線架具備:形成在半導體晶片之安裝區域之開口部;包圍此一開口部之外軌;配置於開口部內,用以支持半導體晶片 4 之晶片墊 2;用以支持該晶片墊 2 之複數條吊持導線 3;以及其一端係與外軌連接,另一端係向晶片墊延伸之複數條信號用導線 1。

在此,吊持導線 3 包含較其他部份為高之立起部 13、14。晶片墊 2 之中央部 2a 係藉半切斷部 11 而被設成較周邊部 2b 為上方,而成為能與要安裝之半導體晶片 4 之背面粘合之支持部。又,晶片墊 2 之周邊部 2b 上形成可包圍中央部 2a 之環狀溝部 64,其深度約為 $80\mu\text{m}$,寬度為 $120\mu\text{m}$,其斷面大致為半圓形。

五、發明說明(30)

本實施形態之樹脂封裝型半導體裝置具備：信號用導線 1；晶片墊 2；吊持導線 3；安裝於晶片墊 2 之中央部 2a 上之半導體晶片 4；可將半導體晶片 4 之電極（未圖示）與信號用導線 1 作電氣連接之金屬細線 5。又，以封裝樹脂 6 封裝半導體晶片 4、晶片墊 2、吊持導線 3、金屬細線 5 及信號用導線 1，令信號用導線 1 之下端面及外方側之側端面作為外部端子露出，並令其下部往下方突出。在此，晶片墊 2 之周邊部 2b 之上面與半導體晶片 4 之背面之間隙裏填充有封裝樹脂 6 而成為間隙填充部 6a。又，如上所述，於周邊部 2b 之上面設置有溝部 64，其包圍由半切斷部 11 而成為晶片支持部之中央部 2a。

如圖 17 所示，本實施形態之樹脂封裝型半導體裝置之構造基本上係與圖 1 中所示之樹脂封裝型半導體裝置相同，但其特徵為：於晶片墊 2 之周邊部 2b 之上面形成有可包圍中央部 2a 之溝部 64。

如此，因本實施形態之樹脂封裝型半導體裝置具備圖 1 中所示之第 1 實施形態之樹脂封裝型半導體裝置之所有的構造，故基本上能獲得與第 1 實施形態同樣的效果。

並且，根據本實施形態之樹脂封裝型半導體裝置，於晶片墊 2 之周邊部 2b 之上面形成有溝部 64。因此，在可靠性方面，能獲得如下述般之顯著的效果。

具體言之，於包圍晶片墊 2 的中央部 2a 之周邊部 2b 的上面與半導體晶片 4 的背面之間，存在有封裝樹脂 6 之間隙填充部 6a，周邊部 2b 與間隙填充部 6a 係相互密接著。

五、發明說明(31)

不過,若因某種原因而裝置之耐濕性劣化,或於裝置內產生熱應力,於間隙填充部 6a 與晶片墊 2 之間會造成剝離,該剝離也會擴大至較大範圍。此時,若依照本實施形態,即使在晶片墊 2 之周邊部 2b 與間隙填充部 6a 之間發生剝離而此一剝離擴大至大範圍內,該剝離能由形成在周邊部 2b 之上面之溝部 64 所捕捉,能夠抑制剝離區域超出溝部 64 而擴大。亦即,藉由溝部 64,可抑制間隙填充部 6a 與晶片墊 2 間之剝離擴大,因而可維持樹脂封裝型半導體裝置之高可靠性。尤其係於如圖 17 所示般之晶片墊 2 之周邊部 2b 的背面露出,且半導體晶片 4 與晶片墊 2 之間存在有間隙填充部 6a 之構造中,該溝部 64 可發揮特別顯著的剝離抑制效果。

另外,本實施形態中,只形成一條溝部 64。但是,若於周邊部 2b 之上面形成兩條以上之複數條溝部 64,也可期望進一步的效果。

又,對溝部 64 之形態而言,除了如圖示般之斷面大致呈半圓形之環狀溝部之外,也可採用斷面為非圓形之環狀溝部、構成局部環之部份環狀溝部、與晶片墊 2 之中央部 2a(或者半切斷部 11)之平面形狀相似之環狀溝部等等。採用任一形狀之溝部,均可獲得停止封裝樹脂 6 與晶片墊 2 間之剝離擴大之效果。

再者,溝部 64 之深度係在 $50\mu\text{m}$ 至 $150\mu\text{m}$ 之範圍為宜,實際上,以 $100\mu\text{m}$ 為目標值而施以蝕刻或衝壓加工,藉此可形成深度在上述範圍之溝部 64。又,溝部 64 之寬度係在 $50\mu\text{m}$

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (32)

至 $150\mu\text{m}$ 之範圍為宜,實際上,以 $100\mu\text{m}$ 為目標值而施以蝕刻或衝壓加工,藉此可形成寬度在上述範圍之溝部 64。經過實驗已確認:若將溝部 64 之深度及寬度設在此一範圍內,即使在晶片墊 2 之周邊部 2b 之上面與間隙填充部 6a 之間發生剝離而此一剝離進一步擴大,該剝離能由溝部 64 所捕捉,因此能夠抑制剝離之擴大,從而可維持樹脂封裝型半導體裝置之可靠性。

另外,由於晶片墊 2 之周邊部 2b 上形成有溝部 64,亦可獲得間隙填充部 6a 與晶片墊 2 之密接性提高之效果。亦即,由於形成有溝部 64,晶片墊 2 與封裝樹脂 6 間之剝離可被抑制,故可提高可靠性。

又,具有圓形之平面形狀並往上突出之中央部 2a(支持部)係,與上述第 1 實施形態一樣,藉著以衝壓加工將晶片墊 2 進行半切斷而形成之半切斷部 11 而被設成上方者。

本實施形態之樹脂封裝型半導體裝置之製造方法,其中所用之導線架及其製造方法係,只要對第 1 實施形態中所說明之內容追加溝部 64 及其形成製程即可。

特別是,在要藉擠壓加工形成溝部 64 時,與晶片墊 2 之周邊部 2b 底面之細溝 12 同時形成即可。舉例而言,可依序或同時進行為形成吊持導線 3 之彎曲部 13、14 之擠壓加工及為形成晶片墊之周邊部 2b 底面之細溝 12 及上面之溝部 64 之擠壓加工。

另外,於本實施形態及上述各實施形態中,晶片墊 2 之中心位置並不一定非要與中央部 2a 之中心位置一致不可。

五、發明說明 (33)

換言之，中央部 2a 只要處於晶片墊之正中附近即可。

(其他實施形態)

上述各實施形態中，將本發明應用於可收納內裝有功率元件之半導體晶片 4 之樹脂封裝型半導體裝置 (功率 QFN)。但是，當然也可將上述各實施形態應用於收納有包含發熱量較小的元件之半導體晶片之樹脂封裝型半導體裝置。

[發明之效果]

依據本發明之導線架，因在用以製造樹脂封裝型半導體裝置之導線架中，吊持導線包含較其他部份為高之立起部，並晶片墊之中央部係設成較其周圍之周邊部為上方，故能提高可安裝於導線架之半導體晶片之尺寸選擇性，並能形成耐濕性高之樹脂封裝型半導體裝置。

依據本發明之第 1 樹脂封裝型半導體裝置，令信號用導線之一部份突出於封裝樹脂之底面之下方，而將它用作外部端子；於吊持導線中形成較其他部份為高之立起部；並且，將晶片墊之中央部設成較其周邊部為上方而形成可在此一中央部安裝半導體晶片之構造。因此，可謀求半導體晶片的選擇性之提高與耐濕性之提高。

上述第 1 樹脂封裝型半導體裝置之構造係可藉本發明之樹脂封裝型半導體裝置之製造方法容易實現。

依據本發明之第 2 樹脂封裝型半導體裝置，令信號用導線之一部份突出於封裝樹脂之底面之下方，而令它起外部端子之作用。並且，於吊持導線中形成較其他部份為高之立起部而構成能由該吊持導線之立起部支持半導體晶片之

五、發明說明 (34)

構造。因此，可期望耐濕性之提高，並藉由吊持導線可更加穩定地支持半導體晶片。

依據本發明之第 3 樹脂封裝型半導體裝置，因晶片墊之中央部係設成較其周圍之周邊部為上方，並於周邊部之上面形成可包圍中央部之溝部，故可防止晶片墊與封裝樹脂間之剝離之擴大。結果，可維持樹脂封裝型半導體裝置之可靠性。

上述第 3 樹脂封裝型半導體裝置之構造係可藉本發明之第 2 樹脂封裝型半導體裝置之製造方法容易實現。

[圖式之簡單說明]

圖 1 係將本發明之第 1 實施形態之功率 QFN 沿 Ia-Ia 線截開後之斷面圖及功率 QFN 之平面圖。

圖 2 係第 1 實施形態之功率 QFN 之背面圖。

圖 3 係顯示第 1 實施形態之製造製程中準備導線架之製程之平面圖：圖 3 (a) 顯示將銅合金板圖案化而成之導線架；圖 3 (b) 顯示將該導線架施以擠壓加工後之狀態。

圖 4 係顯示第 1 實施形態之製造製程中將導線架之晶片墊施以切斷加工之前與後之斷面形狀之變化的圖。

圖 5 係顯示第 1 實施形態之製造製程中於晶片墊上接合半導體晶片之製程之斷面圖。

圖 6 係顯示第 1 實施形態之製造製程中形成金屬細線之製程之斷面圖。

圖 7 係顯示第 1 實施形態之製造製程中於導線架和封裝模具之間設置密封帶之製程之斷面圖。

(請先閱讀背面之注意事項再填寫本頁)

訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (35)

圖 8 係顯示第 1 實施形態之製造製程中之樹脂封裝製程之斷面圖。

圖 9 (a) 係用於第 1 實施形態之上模具之平面圖，圖 9 (b) 係顯示沿 Xb-IXb 線截開後之樹脂封裝狀態之斷面圖。

圖 10 係概略地說明第 1 實施形態之帶有密封帶供給機構之樹脂封裝裝置及樹脂封裝過程之立體圖。

圖 11 係顯示第 1 實施形態之製造製程中樹脂封裝時之封裝模具內之狀態之斷面圖。

圖 12 係用以形成本發明之第 2 實施形態之功率 QFN 之導線架之平面圖及樹脂封裝後之功率 QFN 之背面圖。

圖 13 係用於本發明之第 3 實施形態之功率 QFN 之導線架之平面圖、沿 XIIIb-XIIIb 線截開後之斷面圖以及沿 XIIIc-XIIIc 線截開後之斷面圖。

圖 14 係第 3 實施形態之導線架之立體圖。

圖 15 係使用第 3 實施形態之導線架而得到之功率 QFN 之背面圖。

圖 16 係本發明之第 4 實施形態之功率 QFN 之斷面圖。

圖 17 係將本發明之第 5 實施形態之功率 QFN 沿 XVIIa-XVIIa 線截開後之斷面圖及功率 QFN 之平面圖。

圖 18(a) 係習知之功率 QFN 之立體圖，圖 18(b) 係將習知之功率 QFN 沿 XVIIIb-XVIIIb 線截開後之斷面圖，圖 18(c) 係習知之功率 QFN 之背面圖。

[符號之說明]

1 信號用導線

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明 (36)

- 2 晶片墊
- 3 吊持導線
- 4 半導體晶片
- 5 金屬細線
- 6 封裝樹脂
- 7 DB 糊劑
- 9 外部電極
- 11 半切斷部
- 12 細溝
- 13 彎曲部
- 14 彎曲部
- 15 密封帶
- 20 導線架
- 21 外軌
- 31 凹模
- 32 凸模
- 51 封裝模具
- 51a 上模具
- 51b 下模具
- 52 抽真空用溝
- 53 抽真空用孔
- 55 樹脂封裝型半導體裝置
- 56a 退繞滾筒
- 56b 捲繞滾筒

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (37)

- 58 活 塞
- 60 半 導 體 元 件 模 製 部
- 61 封 裝 樹 脂 流 通 路
- 62 樹 脂 片 劑
- 63 殘 留 樹 脂
- 64 溝 部

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

六、申請專利範圍

1. 一種用於樹脂封裝型半導體裝置之製造之導線架，具備：

形成在半導體晶片之安裝區域之開口部；
包圍上述開口部之外軌；
配置於上述開口部內之晶片墊；
用以支持上述晶片墊之複數條吊持導線；以及
於上述開口部之邊緣與上述外軌連接，並向上述晶片墊延伸之複數條信號用導線，其中，
上述各吊持導線之中間部形成較其他部為高之立起部，
上述晶片墊之中央部係設成較其周圍之周邊部為上方，
而成為用以支持上述半導體晶片之區域。

2. 如申請專利範圍第 1 項之導線架，其中上述晶片墊之中央部係經由半切斷部設成較上述周邊部為上方。

3. 如申請專利範圍第 1 項之導線架，其中上述晶片墊之中央部之上面位於較上述吊持導線之立起部之最上面為高的位置。

4. 如申請專利範圍第 1 至第 3 項之任一項中之導線架，其中於上述晶片墊之中央部與周邊部之間，存在著已被衝壓之部份。

5. 一種樹脂封裝型半導體裝置，具備：

晶片墊，其中央部係設成較其周圍的周邊部為上方；
半導體晶片，其安裝於上述晶片墊之中央部上；
複數條吊持導線，其可支持上述晶片墊；
複數條信號用導線，其向上述晶片墊延伸；

(請先閱讀背面之注意事項再填寫本頁)

表
線
訂

六、申請專利範圍

金屬細線，其將上述半導體晶片與上述信號用導線作電氣連接；以及

封裝樹脂，其用以封裝上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線，該封裝係在將上述信號用導線之下端面及外方側之側端面作為外部端子露出，並將信號用導線之下部突出於下方之狀態下進行，

上述各吊持導線自上述晶片墊延伸至封裝樹脂之側面，同時，各吊持導線之中間部份形成有較其他部份為高之立起部。

6. 如申請專利範圍第 5 項之樹脂封裝型半導體裝置，其中上述半導體晶片之底面位於較上述吊持導線之最上面為高之位置。

7. 如申請專利範圍第 5 項之樹脂封裝型半導體裝置，其中上述吊持導線之立起部係以其高度自靠近晶片墊之部份向封裝樹脂之側面降低之狀態傾斜著。

8. 如申請專利範圍第 5 至第 7 項之任一項中之樹脂封裝型半導體裝置，其中，

上述晶片墊之中央部與周邊部之間形成有被衝壓之部份，

上述晶片墊之中央部之下方也注人有上述封裝樹脂。

9. 如申請專利範圍第 5 至第 7 項之任一項中之樹脂封裝型半導體裝置，其中於上述晶片墊之周邊部之底面形成有閉合環形之溝。

10. 一種樹脂封裝型半導體裝置，具備：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

晶片墊，其中央部係設成較其周圍的周邊部為上方；
 半導體晶片，其安裝於上述晶片墊之中央部上；
 複數條吊持導線，其可支持上述晶片墊；
 複數條信號用導線，其向上述晶片墊延伸；
 金屬細線，其將上述半導體晶片與上述信號用導線作電氣連接；以及

封裝樹脂，其用以封裝上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線，該封裝係在將上述信號用導線之下端面及外方側之側端面作為外部端子露出，並將信號用導線之下部往下方突出之狀態進行，

上述各吊持導線自上述晶片墊延伸至封裝樹脂之側面，同時，各吊持導線之中間部份形成有較其他部份為高之立起部，

上述半導體晶片係由上述吊持導線之立起部所支持。

11. 如申請專利範圍第 10 項之樹脂封裝型半導體裝置，其中於上述晶片墊之周邊部之底面形成有閉合環形之溝。

12. 一種樹脂封裝型半導體裝置，具備：

晶片墊，其中央部係設成較其周圍的周邊部為上方；
 半導體晶片，其安裝於上述晶片墊之中央部上；
 複數條吊持導線，其可支持上述晶片墊；
 複數條信號用導線，其向上述晶片墊延伸；
 金屬細線，其將上述半導體晶片與上述信號用導線作電氣連接；以及

封裝樹脂，其用以封裝上述半導體晶片、晶片墊、吊持導

(請先閱讀背面之注意事項再填寫本頁)

訂
線

六、申請專利範圍

線、金屬細線及信號用導線，該封裝係在將上述信號用導線之下端面及外方側之側端面作為外部端子露出，並將信號用導線之下部突出於下方之狀態進行，

上述晶片墊之上述周邊部之上面與上述半導體晶片之背面之間注入有上述封裝樹脂之一部份，

於上述晶片墊之上述周邊部之上面設置有可包圍上述中央部之溝部。

13. 如申請專利範圍第 12 項之樹脂封裝型半導體裝置，其中上述中央部係藉著擠壓加工及半切斷加工而被作較高之定位，並具有大致圓形之平面形狀。

14. 如申請專利範圍第 12 項之樹脂封裝型半導體裝置，其中設置有複數個上述溝部。

15. 如申請專利範圍第 12 至第 14 項之任一項中之樹脂封裝型半導體裝置，其中，上述各吊持導線自上述晶片墊延伸至封裝樹脂之側面，同時，各吊持導線之中間部份形成有較其他部份為高之立起部。

16. 一種樹脂封裝型半導體裝置之製造方法，包含：

準備半導體晶片之製程(a)；

準備導線架之製程(b)，該導線架具備：形成在上述半導體晶片之安裝區域之開口部；包圍上述開口部之外軌；配置於上述開口部內之晶片墊，其中央部係設成較其周圍之周邊部為上方；用以連接上述晶片墊與外軌之複數條吊持導線，該各吊持導線之中間部形成有較其他部為高之立起部；以及於上述開口部之邊緣與上述外軌連接，並向上述晶片墊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

延伸之複數條信號用導線；

將上述半導體晶片接合於上述導線架之晶片墊之中央部上之製程(c)；

藉由連接部件，將上述半導體晶片與上述信號用導線彼此作電氣連接之製程(d)；

將密封帶設置於上述導線架之背面與封裝模具之間，並將上述導線架及密封帶施加合模壓力的狀態下，由封裝樹脂將上述半導體晶片、晶片墊、連接部件、吊持導線及信號用導線進行封裝之製程(e)。

17. 如申請專利範圍第 16 項之樹脂封裝型半導體裝置之製造方法，其中，於上述製程(e)中，對上述導線架之外軌及密封帶施加合模壓力。

18. 如申請專利範圍第 16 項之樹脂封裝型半導體裝置之製造方法，其中，於上述製程(b)中，於上述晶片墊之周邊部之底面形成閉合環形之溝。

19. 如申請專利範圍第 16 至第 18 項之任一項中之樹脂封裝型半導體裝置之製造方法，其中，於上述製程(b)中，於上述晶片墊之中央部與周邊部之間形成衝孔部。

20. 一種樹脂封裝型半導體裝置之製造方法，包含：

準備具有電極之半導體晶片之製程(a)；

準備導線架之製程(b)，該導線架具備：形成在上述半導體晶片之安裝區域之開口部；包圍上述開口部之外軌；配置於上述開口部內之晶片墊，其中央部係設成較其周圍之周邊部為上方，並於上述周邊區域之上面形成有溝部；用以支持

(請先閱讀背面之注意事項再填寫本頁)

訂
線

六、申請專利範圍

上述晶片墊之複數條吊持導線；以及複數條信號用導線，其一端係連接於上述外軌，另一端係向上述晶片墊延伸；

藉由粘合劑將上述晶片墊之中央部之上面與上述半導體晶片之背面接合，以將半導體晶片安裝於晶片墊上之製程(c)；

將上述安裝於晶片墊上之半導體晶片之電極與上述導線架之信號用導線以金屬細線作電氣連接之製程(d)；

將上述半導體晶片、晶片墊、吊持導線、金屬細線及信號用導線以封裝樹脂進行封裝，使得上述信號用導線之下端面及外方側之側端面作為外部端子露出並令其下部突出於下方之製程(e)；

將上述信號用導線予以切斷，以使上述信號用導線之前端面與上述封裝樹脂之側面大致齊平，同時，切斷上述吊持導線以將樹脂封裝型半導體裝置自導線架之外軌解開之製程(f)。

21. 如申請專利範圍第 20 項之樹脂封裝型半導體裝置之製造方法，其中於上述製程(b)中，藉由擠壓加工及半切斷加工，使上述晶片墊之中央部相對上述周邊部作較高之定位。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

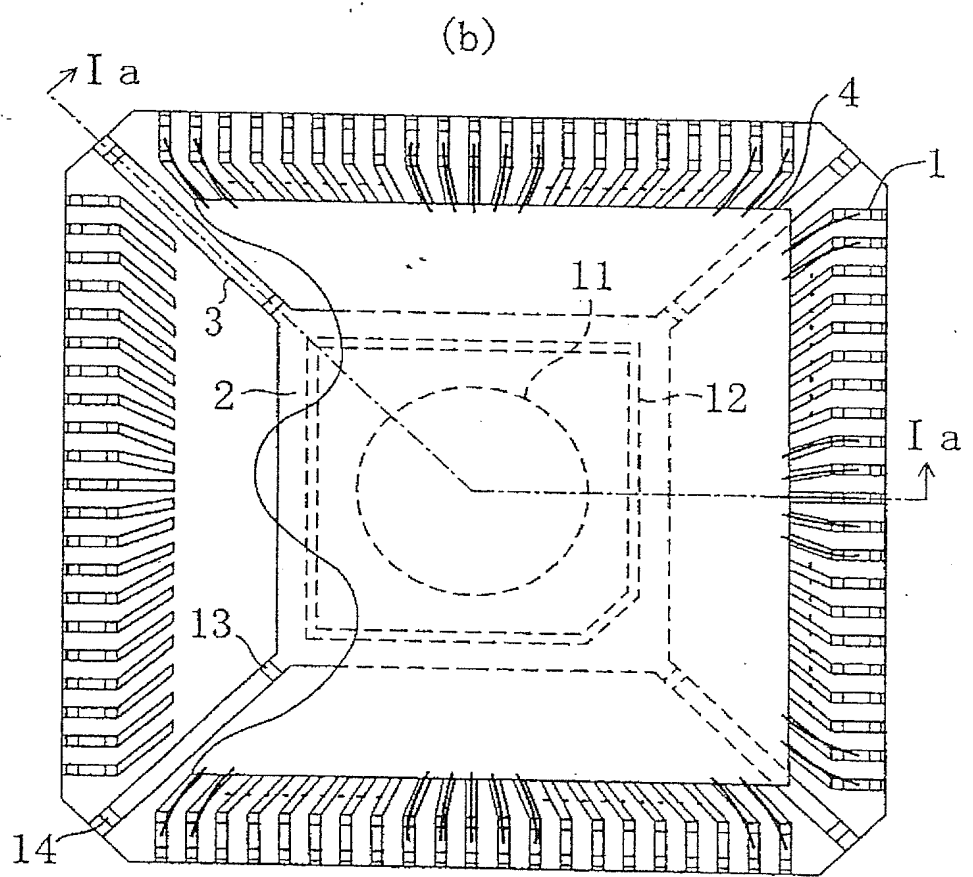
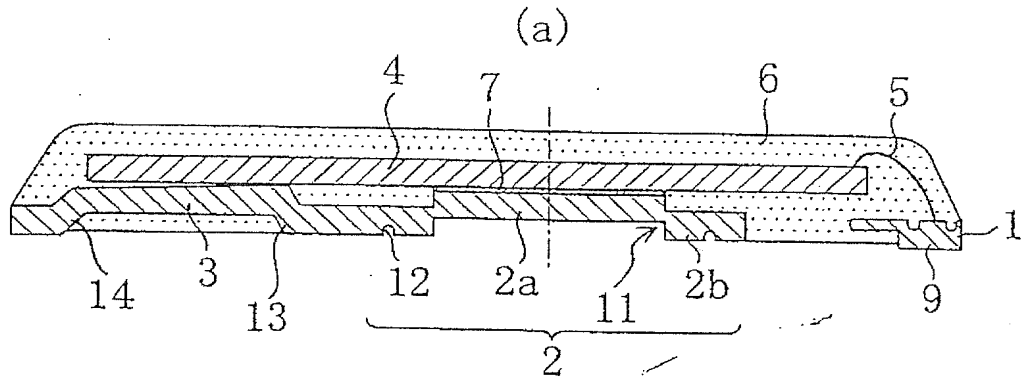


圖 1

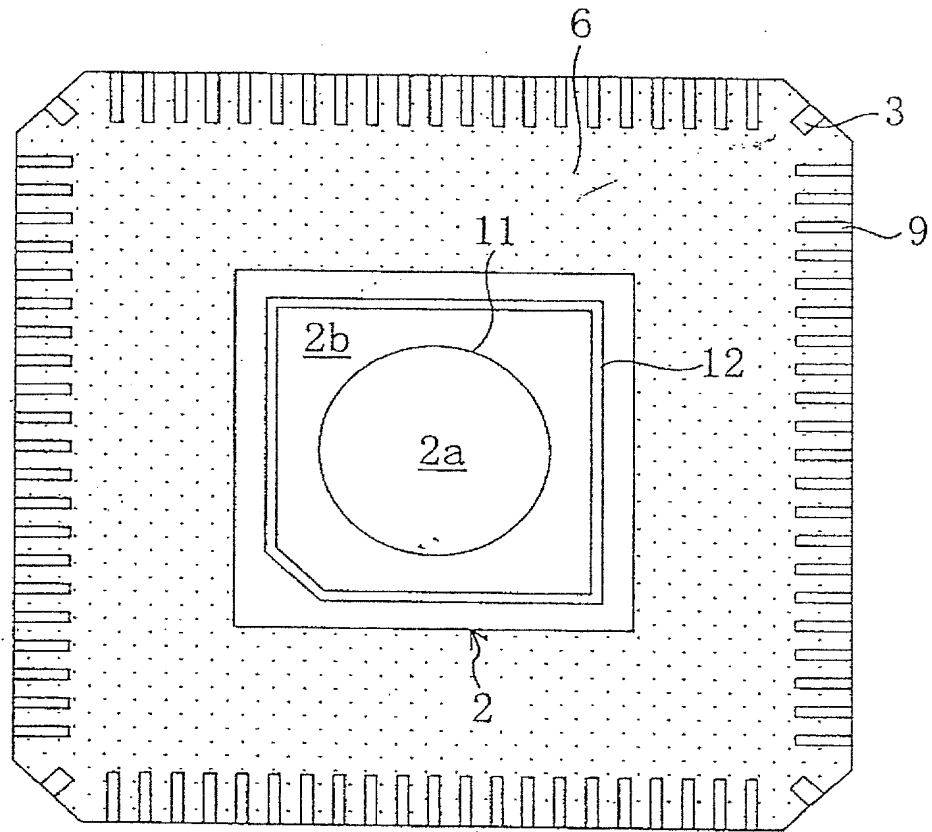


圖 2

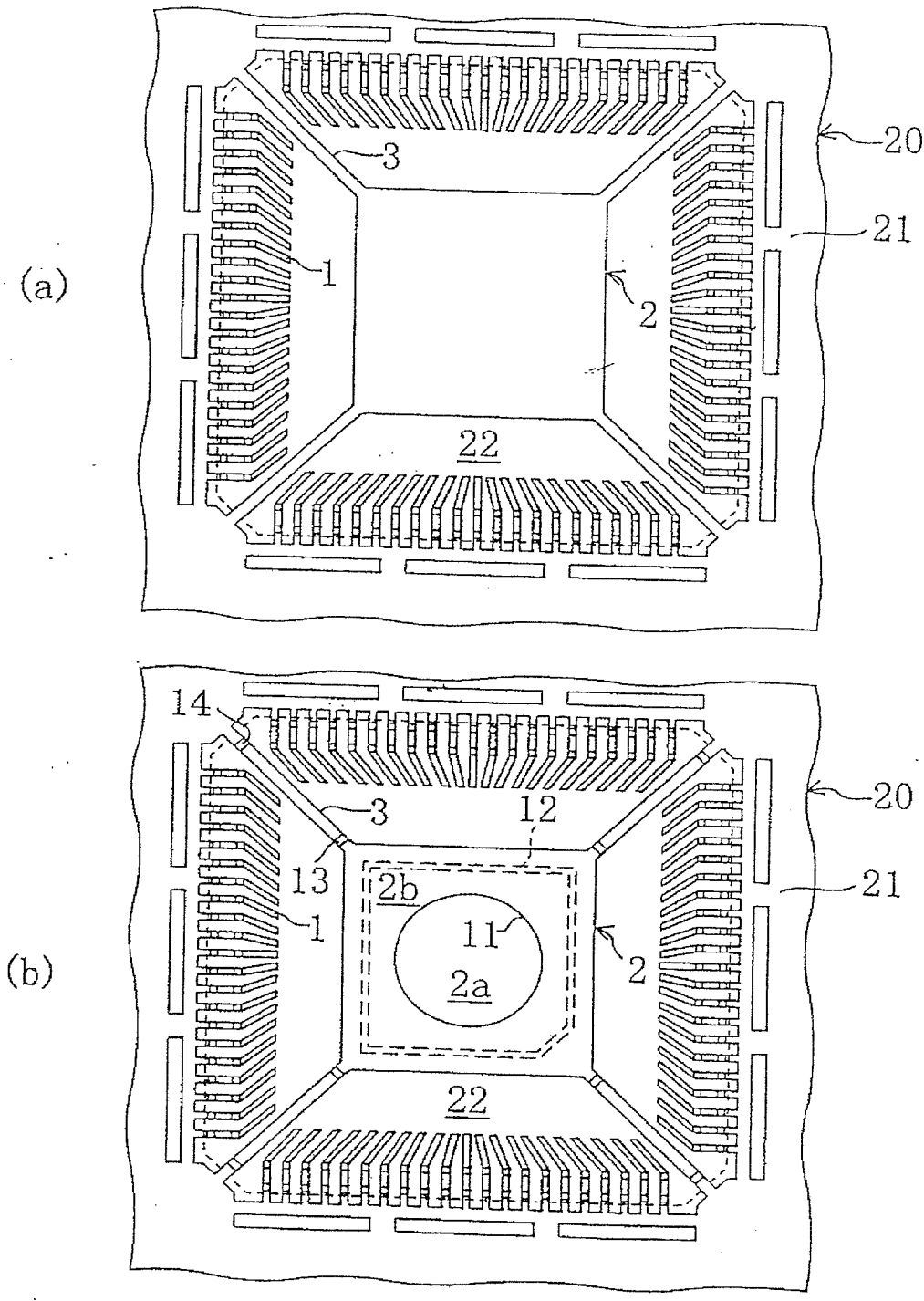
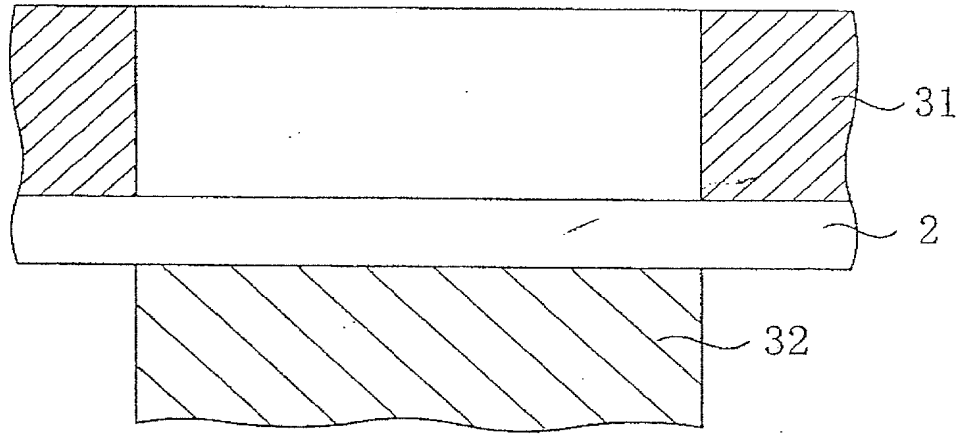


圖 3

(a)



(b)

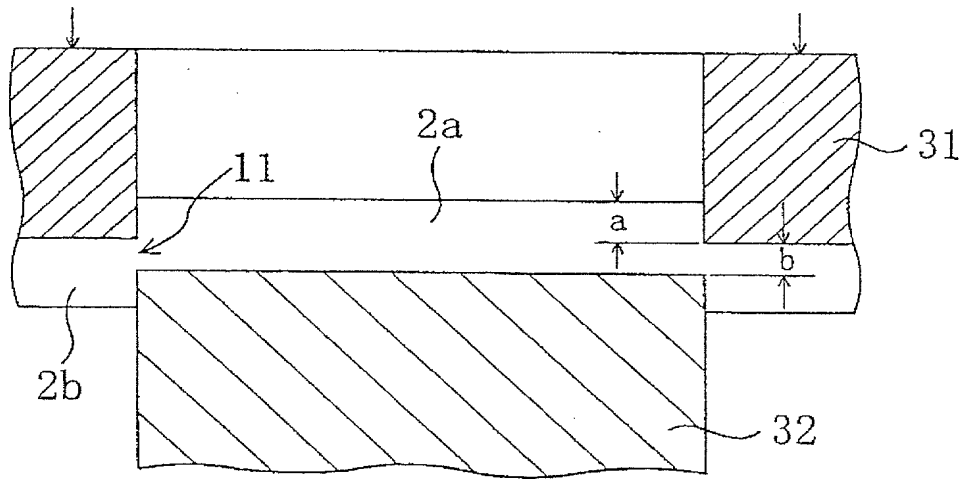


圖 4

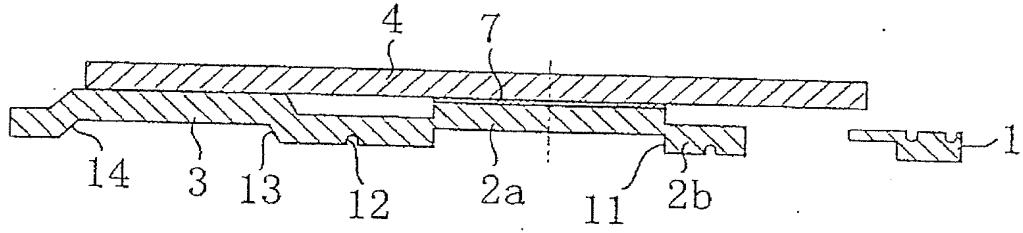


圖 5

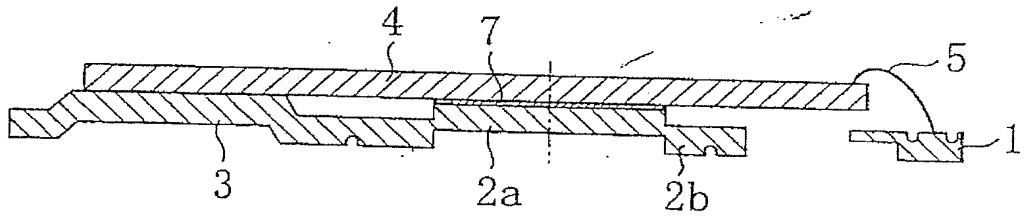


圖 6

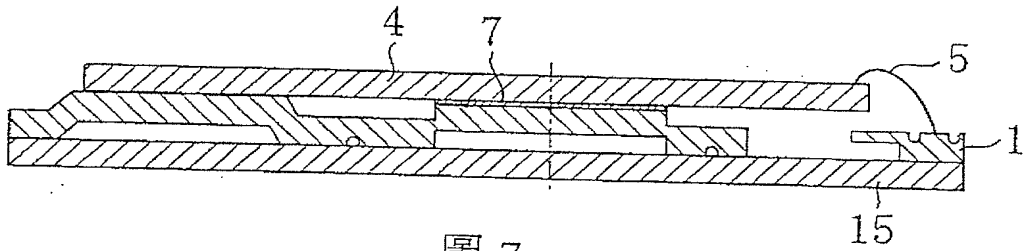


圖 7

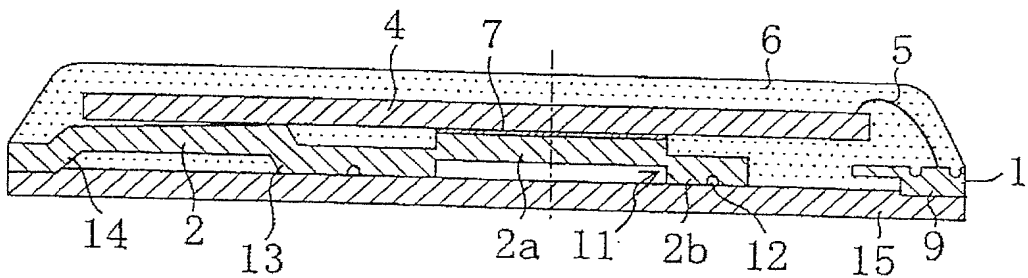


圖 8

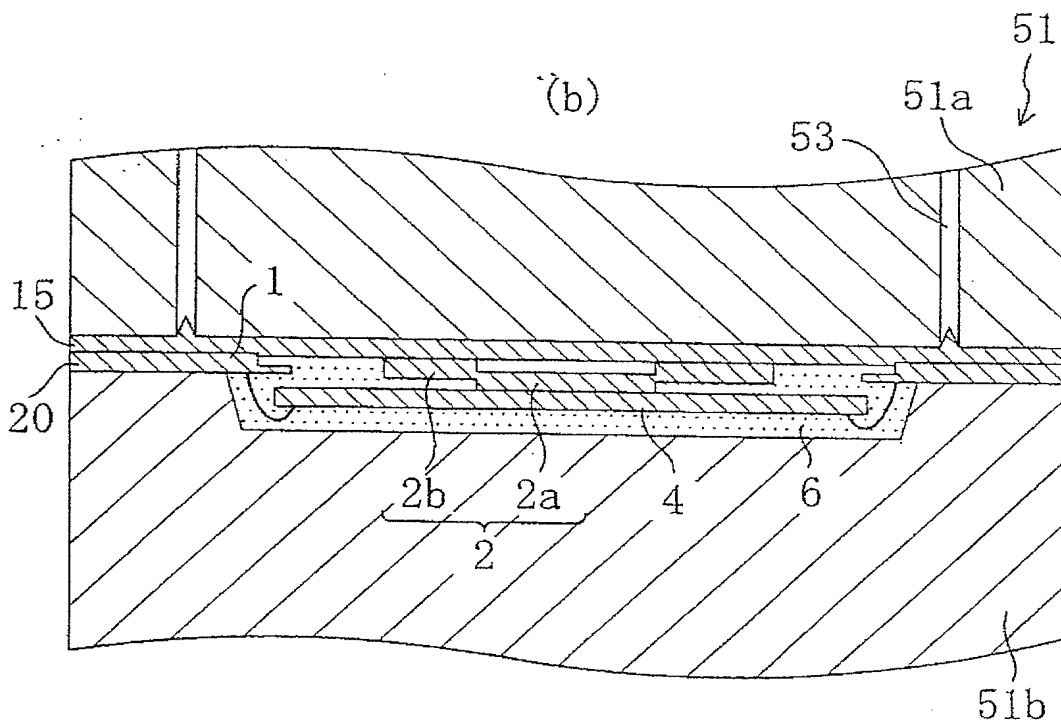
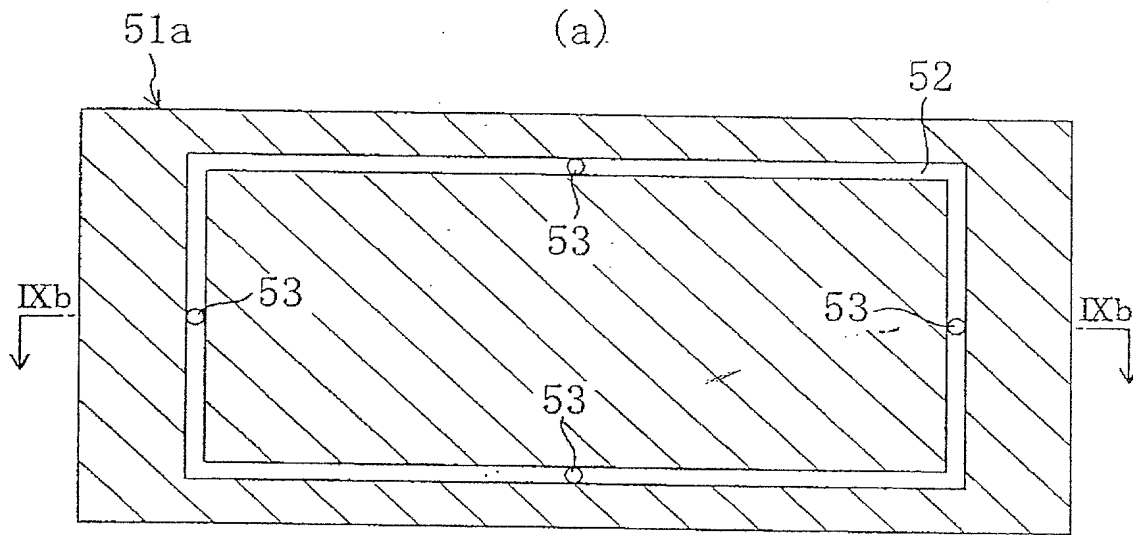


圖 9

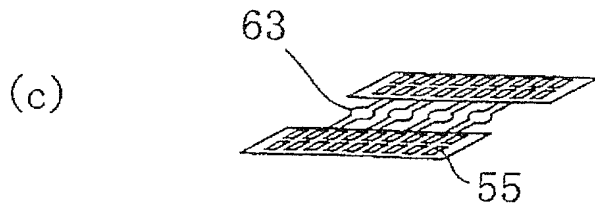
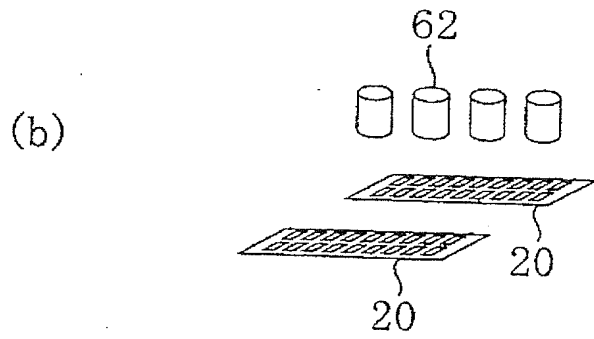
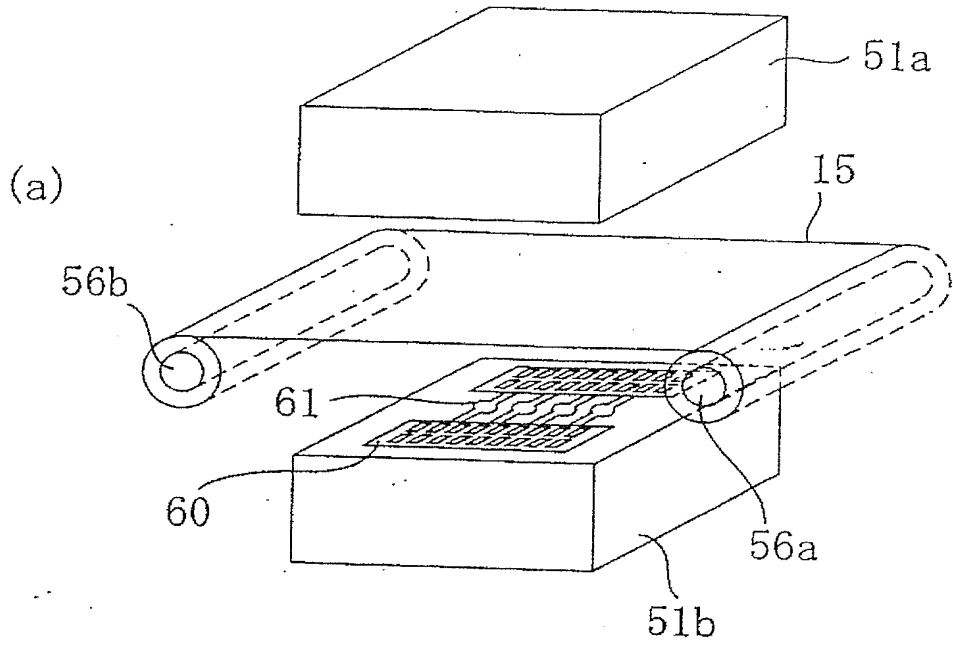


圖 10

428295

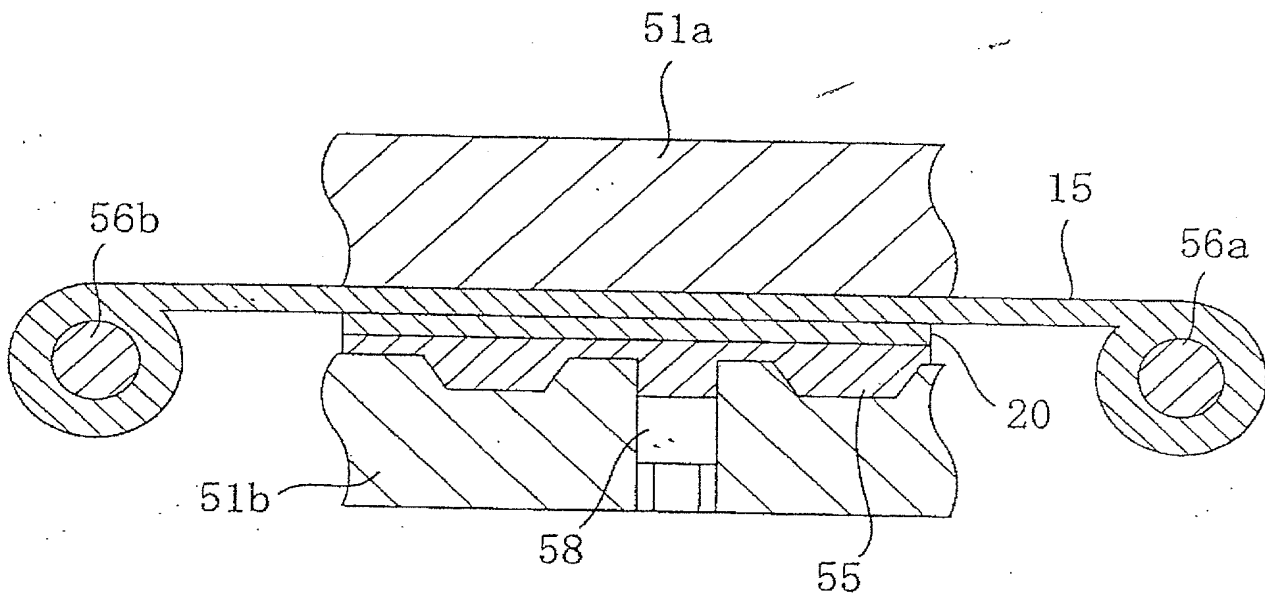


圖 11

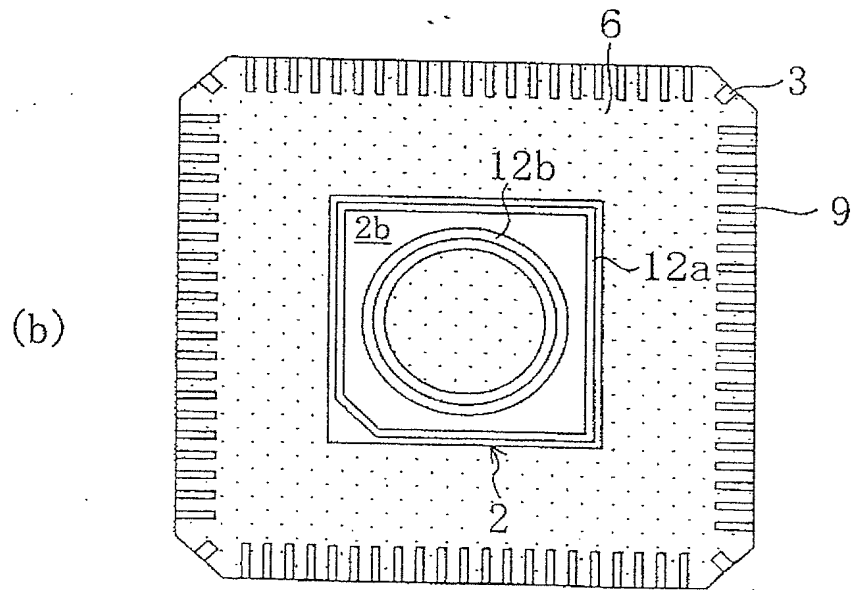
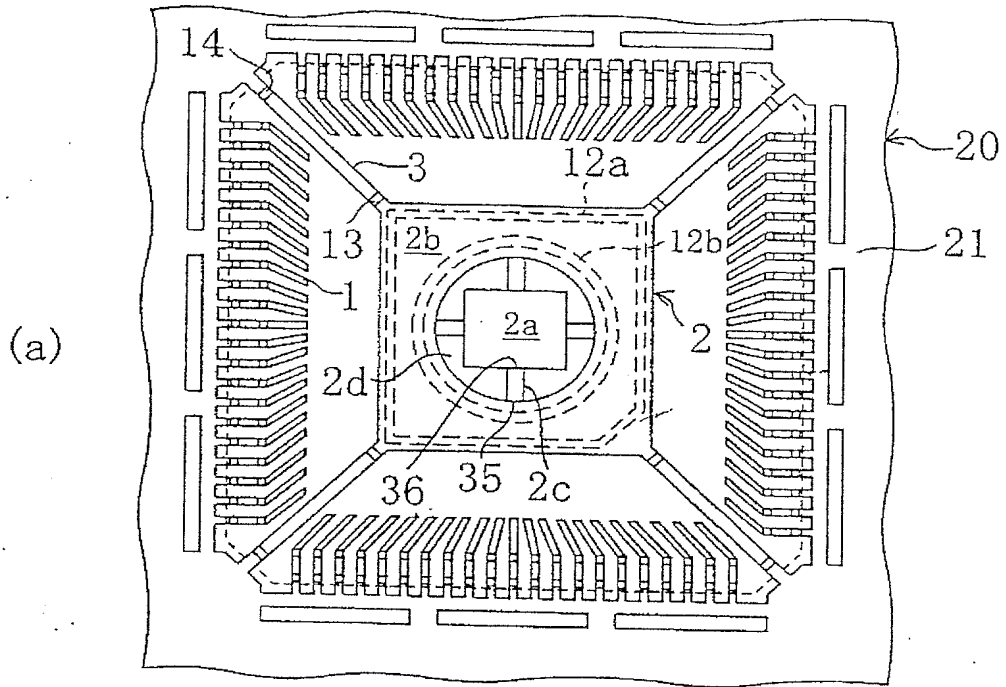


圖 12

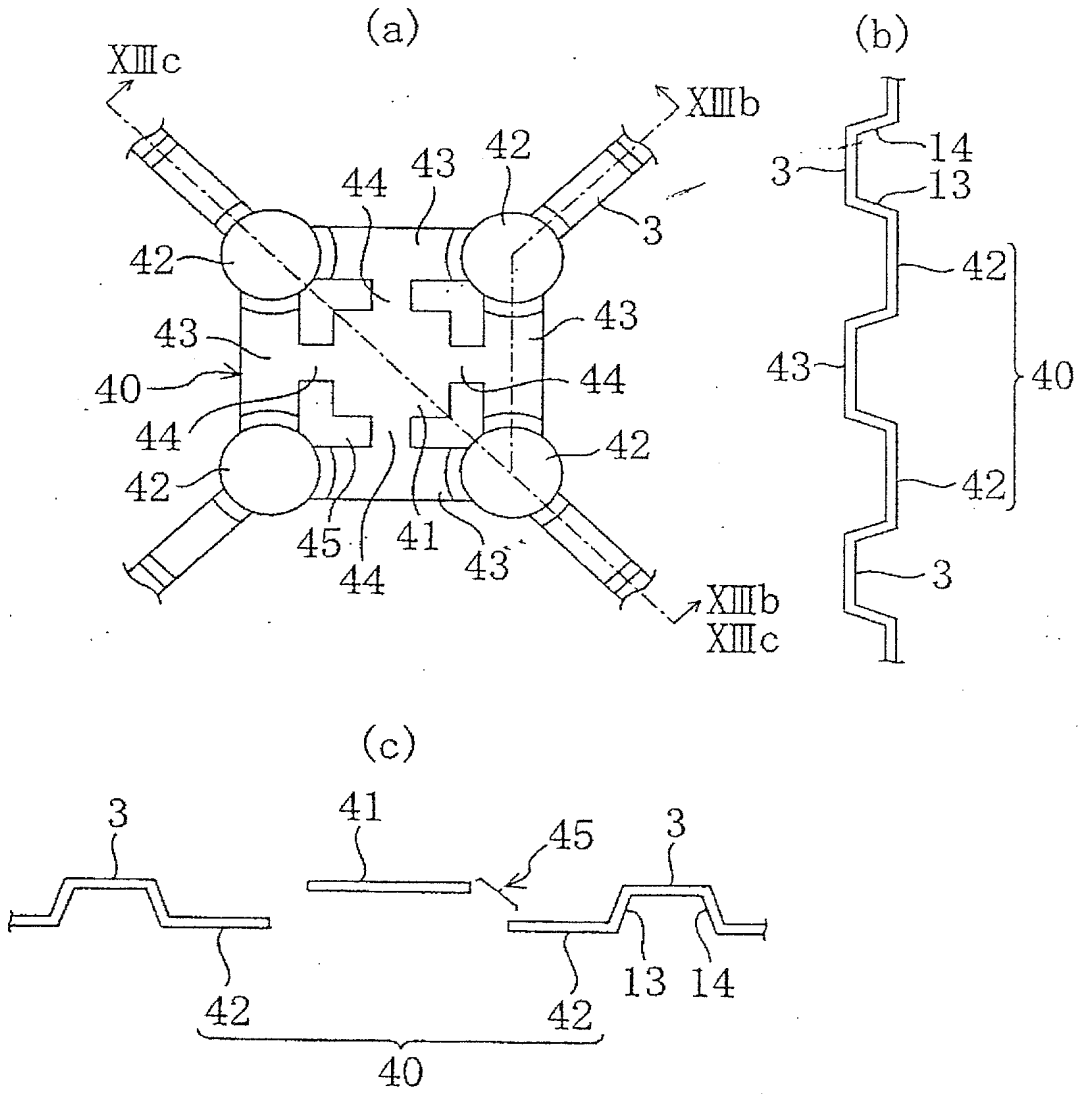


圖 13

428295

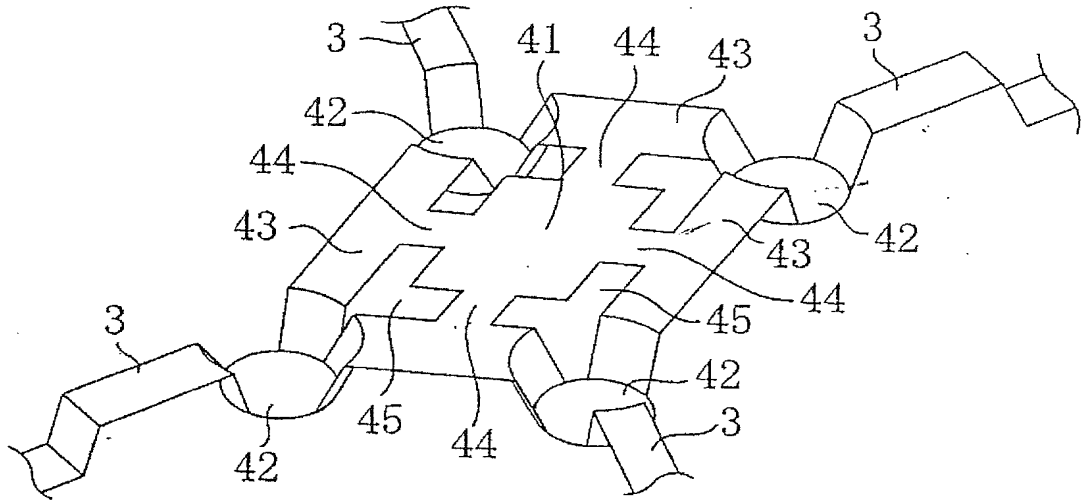


圖 14

428295

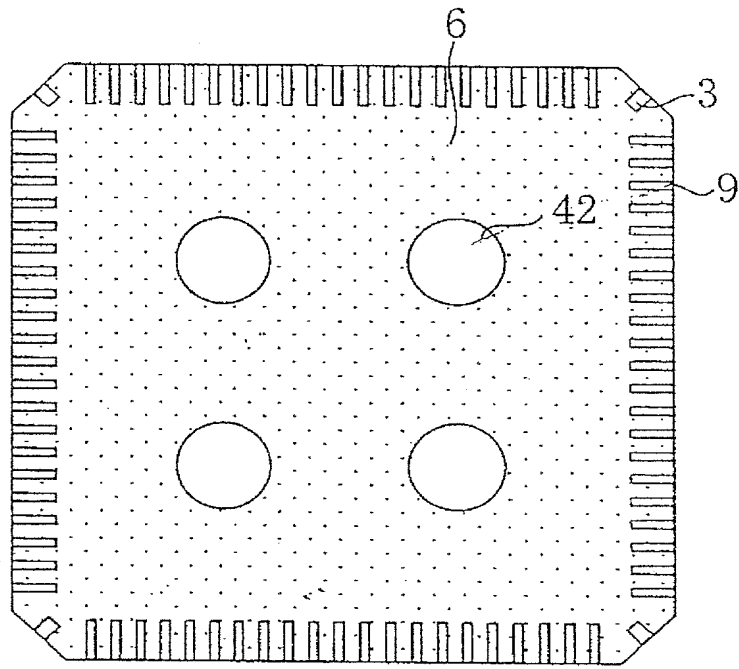


圖 15

428295

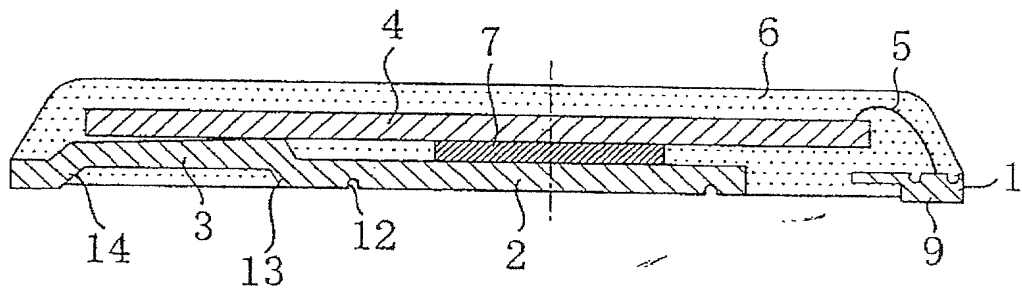


圖 16

428255

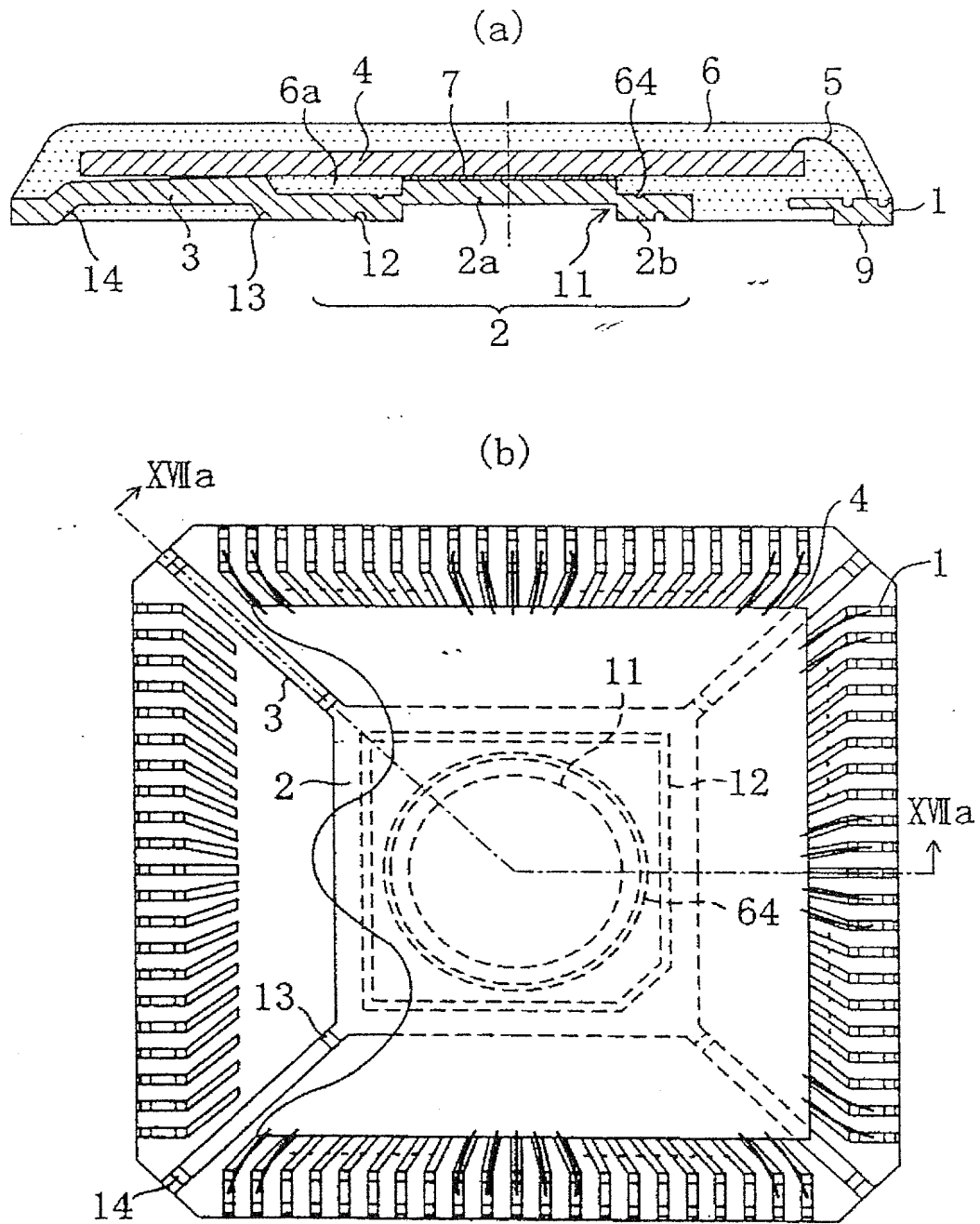


圖 17

428295

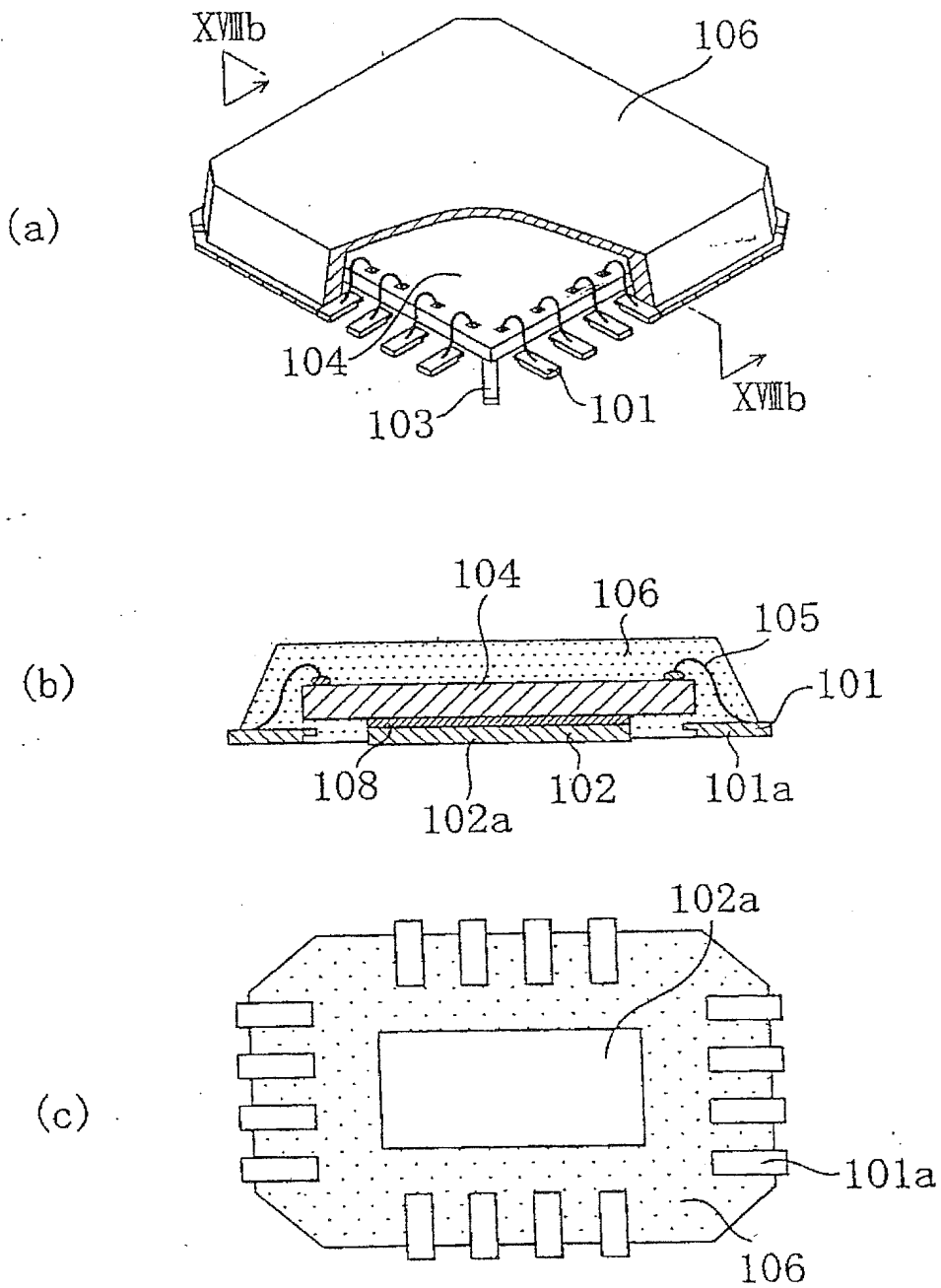


圖 18